LAUGARREN MULTZOA:

EREMU EFEKTUKO TRANSISTOREA

15. EREMU EFEKTUKO TRANSISTOREAK I: SAILKAPENA ETA MOSFETA **259**

15.1 MOSFET transistorearen oinarria: MOS egitura 261

15.1.1 Metal-Oxido-Erdieroale egitura orekan 261

15.1.2 MOS egituraren portaera tentsiopean 262

15.2 MOSFET transistorearen egitura, motak eta funtzionamendua 264

15.2.1 MOSFETaren egitura eta motak 264

15.2.2 Ugaltze n kanaleko MOSFETaren funtzionamendua 265

15.3 Ezaugarri-kurbak 270

15.3.1 N pasabideko ugaltze MOSFETa 270

15.3.2 N pasabideko urritze MOSFETa 271

15.3.3 P pasabideko urritze MOSFETa 272

15.3.4 Kurba idealarekiko desbideratzeak: I-V kurba errealak 272

16. EREMU EFEKTUKO TRANSISTOREAK II: JFETAK **275**

16.1 JFETaren egitura 275

16.2 Iturri aldeko kanalaren zabalera kalkulatzea: atariko tentsioa 277

16.3 Funtzionamenduaren oinarriak (n pasabideko JFET) 278

16.4 I-V ezaugarriak 284

17. FETAK ERREGIMEN DINAMIKOAN: SEINALE TXIKIA **287**

17.1 Seinale txikiko planteamendua eta garapen matematikoa 287

17.2 Seinale txikiko zirkuitu baliokidea 290

18. FETEN POLARIZAZIOA **293**

18.1 Iturri autopolarizatutako zirkuitua 294

18.2 Metaketazko MOSFETarentzako zirkuitua 295

18.3 Polarizazio zirkuitu orokorra 296

EREMU EFEKTUKO TRANSISTOREEI BURUZKO ARIKETAK **299**

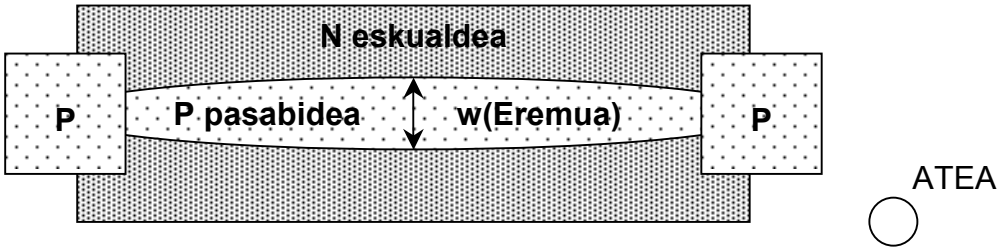
15. EREMU EFEKTUKO TRANSISTOREAK I: SAILKAPENA ETA MOSFETA

KONTZEPTUA

Eremu-efektuko transistorea (Field Effect Transistor, FET) zirkuitu analogiko eta digitaletan maiz erabiltzen den transistore mota da. Material erdieroalez osatzen den eragingailu honetan, eremu batek kontrolatzen du korrontea (eramaile-jarioa) eta hortik datorkio *FET* izena. FETetan, eramaile mota bakar batek hartzen du parte eta, horren ondorioz, dispositibo *polobakarra* da (*Bipolar* Junction Transistorea ez bezala).

FETetan, korronteak pasabide estu eta luze batetik pasatu behar du (ikus 15.1 Irudia). Eremuak bide horren zabalera modulatzen du eta, horren bidez, transistore mota horren funtzionamendua kontrolatzen du. Pasabidea n edo p motakoa izan daitekeenez, bi transistore (azpi)mota izango ditugu beti: n pasabidekoak eta p pasabidekoak.

Ikusiko dugunez, FETek (BJTek bezala) tentsioz kontrolatutako korronte-sorgailu modura edo kontrolatutako etengailu gisa lan egin dezakete. Erabilera horietaz gain, tentsioaren bidez kontrolatutako erresistentziak eraikitzeko ere erabiltzen dira.



15.1 Irudia. *P pasabideko FETen funtzionamenduaren oinarria*

SAILKAPENA

Bi mota nagusi daude (gero, bakoitza p eta n azpi-motetan berizten da):

- Isolaturiko Atekoak edo Metal - Oxido - Erdieroale FETak; MOSFET edo MOST (Metal Oxide Semiconductor FET edo MOS Transistor) dute izena.

  Horietan, *metalaren eta erdieroalearen artean aplikatzen den tentsio batek (V_G) kontrolatzen du pasabidearen eroankortasuna*. Oxidoak bi material horiek isolatzen ditu. Bi azpimota daude:

  - Jatorrian (orekan, V_G = 0 V denean) pasabiderik ez badago, aplikatutako tentsioaz, normalean korrontea ahalbidetzeko pasabidea sortzea bilatzen dugu. Pasabidea eraikitzeko eramaileak metatu nahi ditugu eta Metatzezko / Aberastezko FETa dugu orduan.
  - Jatorrian (V_G = 0) pasabiderik badugu, aplikatutako tentsioak, normalean, pasabidea estutzea/murriztea bilatzen dualdaketak eragiteko (korrontea etetea kasu). Murrizketazko / Urritze FETa dugu orduan.

- Junturako atekoak.

  - Junturako FETa: JFET (Junction Field Effect Transistor). Horietan, *alderantziz polarizaturiko bi junturen zabaleren bidez* modulatzen da pasabidearen eroankortasuna.
  - Metal-Erdieroale FETak: MESFET (MEtal Semiconductor Field Effect Transistor). MOSFETak bezalakoak dira, baina isolamendurik gabekoak.

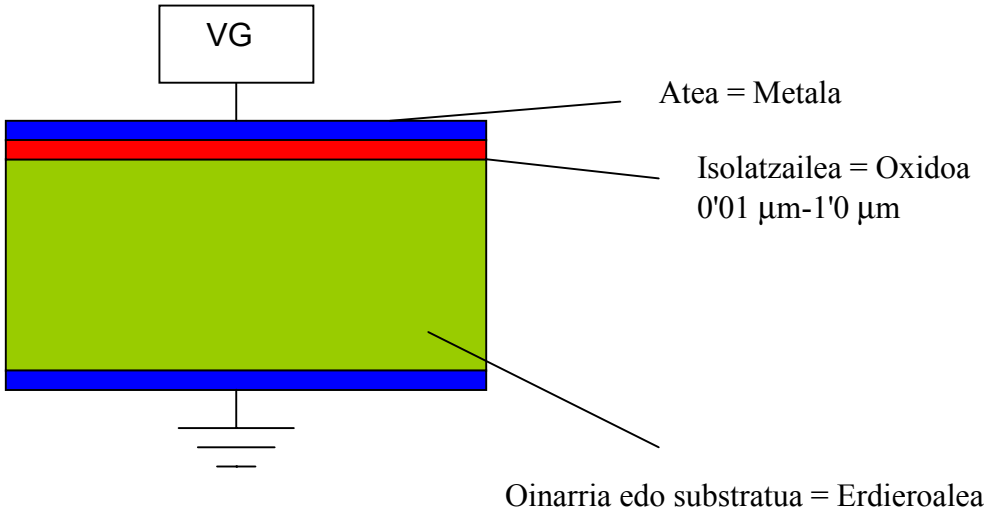
		Eragingailuaren izena	
		Orekan w = 0	**Orekan w > 0**
Atea	**Isolatua (MOSFET/MISFET)**	Ugaltze MOSFETa	Urritze MOSFETa
	Junturazkoa	-	JFET (pn)
		-	MESFET (p-metal)

Eragingailu horiek guztiek askotariko egiturak izan arren beren funtzionamenduaren funtsa berbera denez, antzeko ezaugarriak dituzte eta, horrenbestez, ekuazio eta ezaugarri-kurba berdintsuak izaten dituzte.

15.1 MOSFET transistorearen oinarria: MOS egitura

15.1.1 METAL-OXIDO-ERDIEROALE EGITURA OREKAN (MOS)

MOS egitura kondentsadore berezia da, MOS-C eta dispositibo askoren oinarria da, pn junturarekin gertatzen zen bezala.



15.2 Irudia *Atearen eta substratuaren arteko tentsioa:* V_G

MOSa egiteko, silizioaren gainazala oxidatu (SiO_2 oxidozko geruza isolatzailea sortu) eta, gainean, metalezko geruza eroalea ezartzen da (Al). Eroalea, metalaren ordez, silizio polikristalino oso dopatua izaten da. Isolatzailea ere ezberdina izan liteke; beraz, MIS, Metal Insulator Semiconductor, da izen egokiagoa, eta, egitura horretan oinarritutako

transistoreetarako, IGFET (Insulated Gate FET, ate isolaturiko FET) izena aproposagoa litzateke, baina MOS eta MOSFET izenak erabili ohi ditugu.

MOS egitura idealaren ezaugarriak:

- Erdieroalearen gainazaleko ezaugarriak eta bolumenekoak guztiz berdinak dira.
- Oxidoa isolatzaile perfektua eta karga elektrikorik gabekoa da.
- V_G edozein izanda ere, atearen eta substratuaren artean ez dago korronte jarraiturik, oxido batez perfektuki isolaturik baitaude.

15.1.2 MOS EGITURAREN PORTAERA TENTSIOPEAN

Hiru egoera bereizten dira ezarritako V_G ateko tentsioaren arabera.

Oharra: hurrengo azalpena **p motako erdieroaledun** MOSarentzako da (n motakodunetan polarizazioaren, kargaren eta eramaileen zeinua alderantzizkoa da).

1. Metaketa: $V_G < 0$

   Kondentsadoreetan gertatzen den bezala, erakarpen elektrostatikoaren eraginez, metala karga negatiboarekin eta erdieroalea karga positiboarekin gelditzen dira oxidoarekin muga duten gainazaletan. Erdieroaleko karga positiboak, elektroi falta duten Si atomoak dira; hau da, hutsuneen baliokideak dira. Tentsioak hutsuneak metatu ditu, eta, ondorioz, eroankortasuna handitu.

2. Deplexioa edo hustuketa: $V_G > 0$

   Metalean, karga positiboak agertzen dira eta, erdieroalean, berriz, negatiboak. Erdieroaleko elektroi berri horiek hutsuneak betez, eramailerik gabeko gunea sortzen dute, deplexio gunea, hain zuen. Elektroiak ez dira gainazalean pilatzen, hutsuneen tokiak "erosoagoak" direlako.

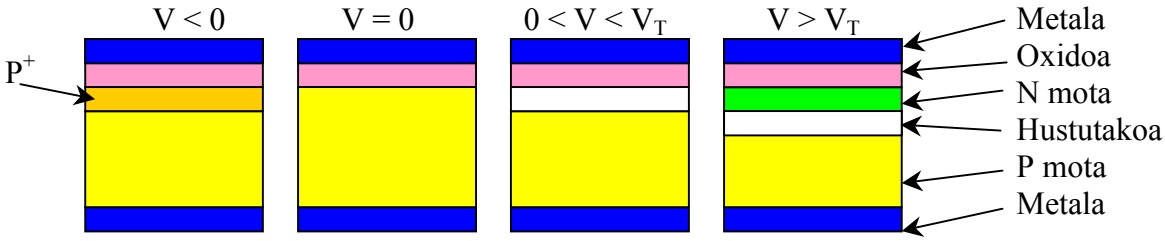
   $V_G \uparrow \Rightarrow$ Deplexio gunearen zabalera $\uparrow$

   Deplexio- edo hustuketa-gunean ez dago eramailerik eta, beraz, eroankortasunik ere ez. Hustuketak p motako eskualde hori bete dezake, N_A ezpurutasun hartzaileen kontzentrazioa V_G tentsioak eragindako karga-kopuruak berdintzen duenean. Tentsio berezi hori atariko tentsioa da, V_T, Threshold Voltage.

3. Alderanzketa edo inbertsioa: $V_G > V_T$

Tentsio horrek erdieroalera bidalitako elektroietako batzuek, eskualde bateko hutsune guztiak betez, hustutako eskualde bat sortzen dute eta beste batzuek, berriz, oxidoaren ondoko gainazalean pilatzen dira, oso geruza mehean. Elektroi askeak dituen n motako geruza bat sortzen da. Nolabait, erdieroale mota aldatu da.

Alderanzketako geruza deituriko geruza hori eroalea da, bertako elektroiak mugikorrak baitira.



15.3 Irudia *Metaketa – Oreka – Hustuketa - Alderanzketa*

p motako oinarria berez n motako pasabidearekin

Fabrikazio-prozesuan, oinarriaren kontrako motako geruza bat eraikitzen bada oxidoaren azpian. Lehenago esandakoek baliagarri izaten jarraitzen dute, baina V_T balioa aldatuta (orain negatiboa izango da).

Orduan:

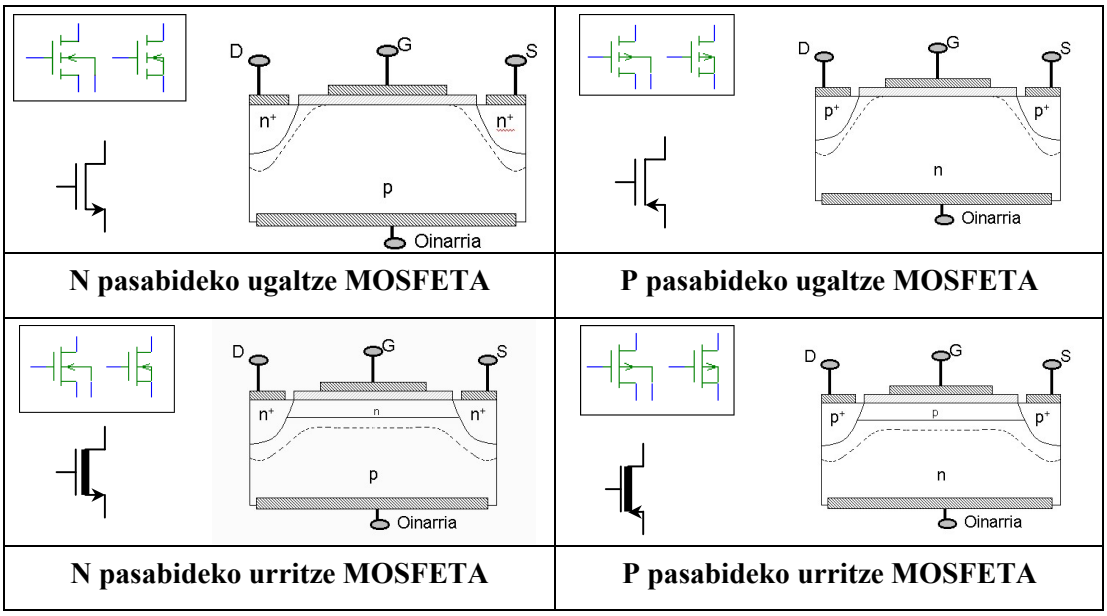
- Tentsio positiboak aplikatuz gero, n kanala zabalagoa (sakonagoa) izango da.
- Tentsio negatiboak aplikatzean, n pasabidea sortzen duten elektroi askeak desagertzen hasiko dira.
- V_T ($-|V_T|$) tentsiotik aurrera ($V_G<-|V_T|$) pasabidea erabat desagertzen da (hustutako eskualde bat agertzen da eta).
- Tentsio oso negatiboek, lehenago *n* zen eskualdea *p* bihurtzen dute.

N motako oinarriak: Argi dagoenez, tentsio oso positiboetan ez da kanalik izango oinarria eta pasabidea kontrako motakoak direnean (p motako kanala) eta, oso negatiboa denean, pasabidea izango dugu. V_T tentsio batek markatuko digu bi kasuen arteko muga: (V_T positiboa bada, kanala berez izango dugu eta urritze (p kanaleko) MOSFETa izango dugu; V_T negatiboa bada, orekan ez dago pasabiderik: ugaltze (p kanaleko) MOSFETa izango dugu).

15.2 MOSFET transistorearen egitura, motak eta funtzionamendua

15.2.1 MOSFETAREN EGITURA ETA MOTAK

MOSari, oinarriaren kontrako motako bi eskualde gehituz (sakoneran modulatu edo sor daitekeen eskualdearen bi muturretan) MOSFETaren egitura lortzen dugu. Guztira, lau aukera daude: p oinarrian, berezko n kanala duena / p oinarrian, n kanala berez ez duena / n oinarria eta berezko p kanalekoa / n oinarrian, p kanala berez ez duena.



15.4 Irudia. *Ugaltze (enhancement) (goian) eta Urritze (depletion) (behean) MOSFETak*

a) N pasabideko ugaltze MOSFET transistorea

Berez (tentsiorik aplikatzen ez dugunean), ez dago pasabiderik eta etenik dago.

$V_G = 0$ denean, korronteak ezin du npn bidea zeharkatu.

$V_G > V_T$ aplikatuz, oxidoaren azpian elektroi geruza bat, *alderanzketako geruza*, agertzen da. Geruza horren portaera elektrikoa n motakoa da, nahiz eta erdieroalea jatorrian *p* motakoa izan. Geruzan elektroiak dira eramaile nagusiak eta "nnn" egitura eroalea dugu, *kanala,* alegia.

b) N pasabideko urritze MOSFET transistorea

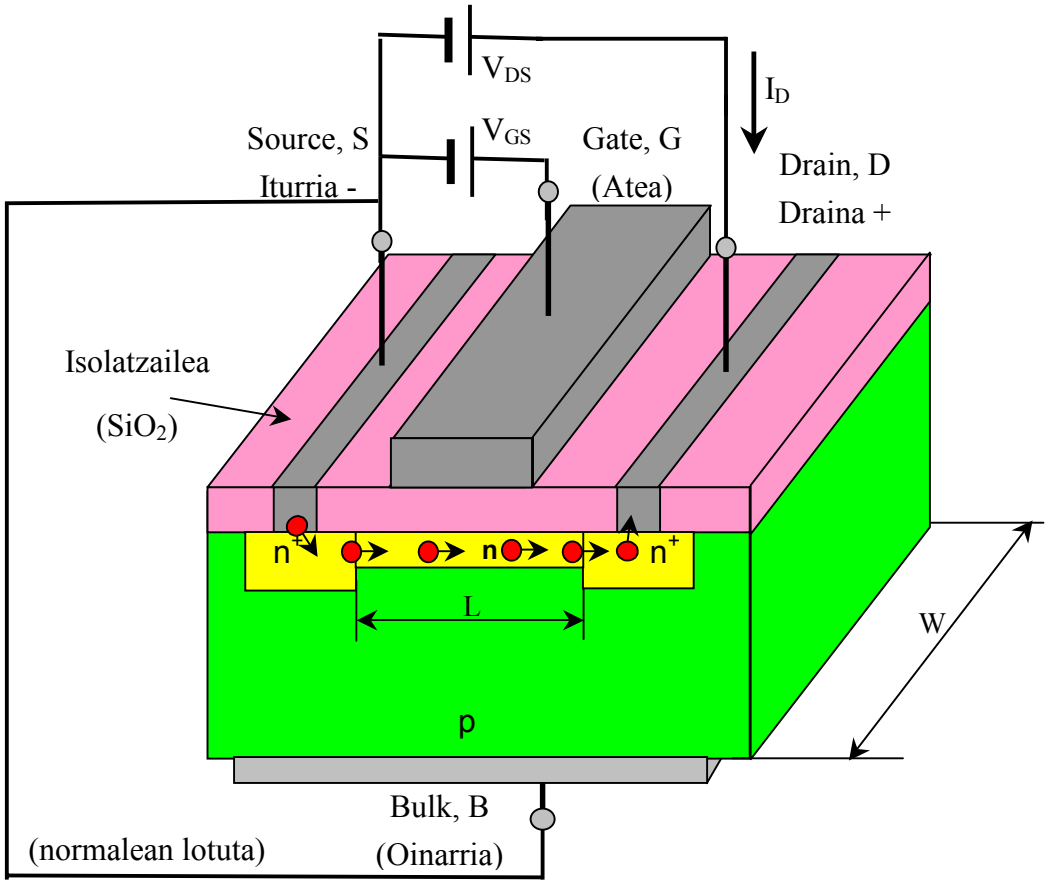
Berez (fabrikazio prozesuan), badago pasabidea eta irekita dago.

$V_G = 0$ denean drainaren (D) eta iturriaren (S) artean, badago eramaileentzako bide erraza edo igarobidea.

$V_G\uparrow$ eroankortasun handiagoa; $V_G\downarrow$ eroankortasun txikiagoa

Mikroelektronikan, transistore asko sartzen dira siliziozko lagin bakarrean, eta p erdieroalea euskarri fisikoa izaten da.

15.2.2 UGALTZE N KANALEKO MOSFETAREN FUNTZIONAMENDUA



15.5 Irudia. *MOSFETaren egitura, tentsioak, korrontea eta eramaile-fluxua*

Abiapuntuak:

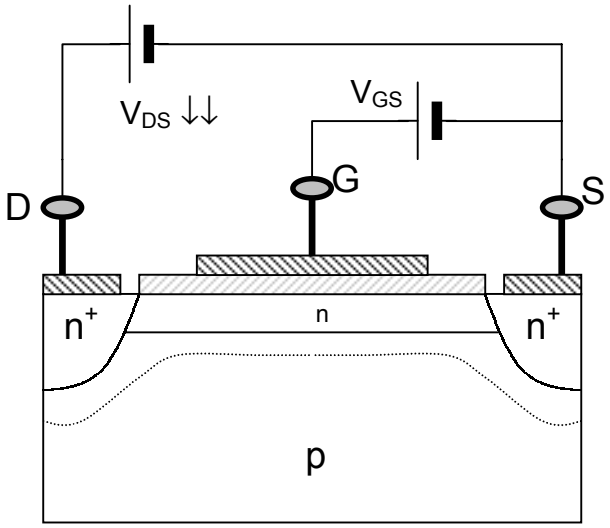
a) Iturria (S) eta oinarria zirkuitulaburtu ohi dira eta, Atearen eta Iturriaren/oinarriaren artean, V_{GS} tentsioa aplikatzen dugu. Tentsio horren arabera sortu ($V_{GS} > V_T$) edo desagertuko da ($V_{GS} < V_T$) pasabidea.

b) Drainaren (D) eta iturriaren artean, V_{DS} tentsioa (definizioz positiboa, n pasabideko MOSetan; negatiboa p kanalekoetan) aplikatzen da, pasabideko eramaileen fluxua eragiteko asmoz (**iturritik drainerako jarioa, definizioz**). Korrontea ager liteke drainaren eta iturriaren artean (I_{DS}):

- Pasabiderik ez badago, ez dago korronterik → $I_D = 0$. **ETENIK DAGO (ETENDURA)**.
- Pasabidea sortuz gero, $I_D = V_{DS}/R_{pasabidea} > 0$ da Ohmen legea aplikatuz gero [Erresistentzia, materialaren, geometriaren eta kontzentrazioaren menpe dago, beraz, besteak beste, V_{GS}-tentsioaren menpe].

$$I_D = \frac{V_{DS}}{R_{pasabidea}} = G_{pasabidea} \cdot V_{DS} = k_1 \cdot (V_{GS} - V_T) \cdot V_{DS}$$

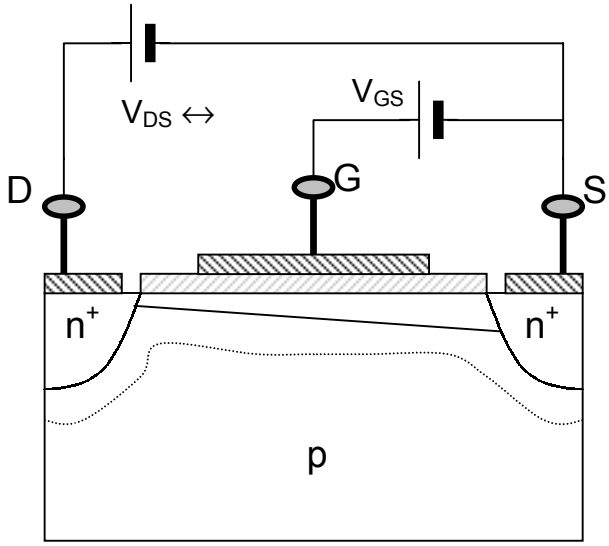
Portaera erresistiboa edo lineala du kasu horretan. (MOSa, V_{GS} tentsioak kontrolaturiko balioa duen erresistentzia da). **ESKUALDE LINEALEAN EDO ERRESISTIBOAN GAUDE.**



15.6 Irudia. *Pasabidea V_{DS} txikia denean*

Arrazoiketa horrek $V_{DS} << V_{GS}$ denean bakarrik balio digu.

- V_{DS} hain txikia ez denean, (~ V_{GS} denean), $V_{GD} = V_{GS} - V_{DS} < V_{GS}$ eta, horrenbestez, pasabidearen sakonera ezberdina izango da iturriaren eta drainaren inguruetan. Izan ere, V_{DS} haztean (V_{DG} haztean), pasabidea estutzen hasten da drainaren aldetik. Kanalaren erresistentzia hasierako balioa baino handiagoa gertatzen da. **ESKUALDE GRADUALEAN GAUDE.**



15.7 Irudia. *Pasabidea V_{DS} hazten hasten denean*

V_{DS} igotzean, korronteak gora egin du, baina aurreko joera erresistiboa ikusita pentsa genezakeena baino gutxiago.

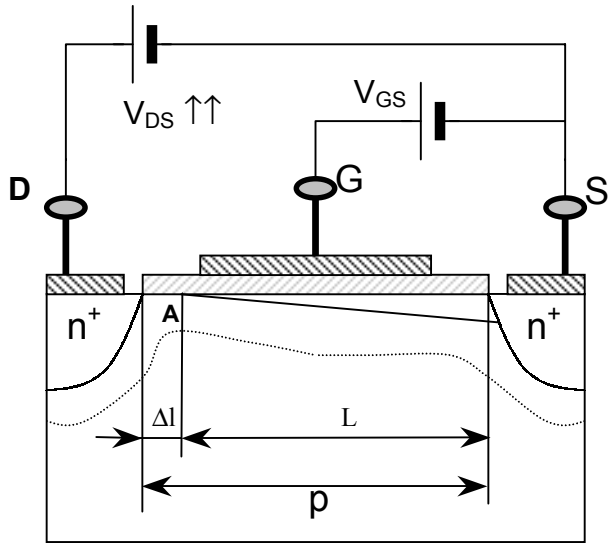
$$I_D = k_2 \cdot \left(2 \cdot (V_{GS} - V_T) \cdot V_{DS} - {V_{DS}}^2\right)$$

- V_{DS} altua denean, $V_{GD} \leq V_T$ ($V_{GD} = V_{GS} - V_{DS} \leq V_T \rightarrow V_{DS} \geq V_{GS} - V_T$) gerta liteke eta, ondorioz, drainaren aldean, pasabidea ito daiteke. Hori betetzen duen V_{DS} minimoa pinch-offeko tentsioa edo itotze tentsioa da ($V_{DS\ p.\ off} = V_{GS} - V_T$). Pasabidean jauzten da tentsio hori.

  Une horretan, $I_D \cdot R_{\text{zabalik geratzen den pasabidea}} = V_{DS\ \text{pinch off}}$

  Eskualde gradualaren amaieran eta **ASETASUNAREN HASIERAN GAUDE.**

  Demagun $V_{DS} > V_{DS\ \text{pinch off}}$ eta, beraz $V_{GD} < V_T < V_{GS}$. Drainaren eta iturriaren artean, A izeneko puntuan, $V_{GA} = V_T$, pasabidea ixten da; itotzen da.



15.8 Irudia. *Pasabidea $V_{DS} > V_{DS\ pinch\ off}$ denean ($V_{AS} = V_{DS\ pinch\ off}$)*

A puntutik iturriraino, kanala zabalik egongo da, baina drainean itota.

V_{DS} tentsioa bitan banatzen da:

- $V_{AS} = (V_{DS\ pinch\ off}) = I_D \cdot R_{zabalik\ geratzen\ den\ pasabidea}$ erresistiboa da
- $V_{DA} = V_{DS} - V_{AS} = V_{DS} - (V_{GS} - V_{GA}) = V_{DS} - (V_{GS} - V_T)$, hustutako (beraz, oso erresistiboa den) eskualde bat zeharkatzean I_D korronteak eragiten duen tentsioa da → $V_{DA} = I_D \cdot R_{hust.}$

$V_{DA} = V_{DS} - V_{DS\ pinch\ off}$, oso distantzia laburrean jauzten da ($\Delta L << L$).

Zabalik geratzen den pasabidearen luzera: $L - \Delta L \sim L$ eta, beraz, haren erresistentzia ia konstante mantentzen da nahiz eta V_{DS} handitu. $V_{DS\ pinch\text{-}off}$ agertzeko behar den korrontea:

$I_D = V_{DS\ pinch\ off} / R_{zabalik\ dagoen\ pasabidea} \sim$ konstantea V_{DS}rekin = $I_{D\ asetasunekoa}$

Ezin dugu I_D gehiago igoarazi: kanala *ase* da.

$I_{D\ aset} = I_{D\ aset}(V_G)$ $I_D = k_3\left(\frac{V_{GS}}{V_T} - 1\right)^2 = I_{DSS}\left(\frac{V_{GS}}{V_T} - 1\right)^2 = I_{DSS}\left(\frac{V_{GS} - V_T}{V_T}\right)^2$

$I_{DSS} = I_D\big|_{V_G = 0}$ I_{DSS}, $V_{GS} = 0$ denean, dugun asetasunezko $I_{D\ aset}$ da: horretarako gordetzen da "asetasunezko I_D korrontea" izendapena (kontuz: korronte erreala izateko, urritze MOSFETa izan behar du).

N PASABIDEKO MOSFETEN LAN GUNEAK: LABURPENA

	V_{DS}	**Lan-gunea**	**I_D**	**R_{kanala}**
$V_{GS} < V_T$	Berdin dio	Etendura	0	∞
$V_{GS} > V_T$	$V_{DS} \sim 0$	Erresistiboa	V_{DS}/R_{kanala}	$R_{kanala}(V_{GS}) = R_0$
	$V_{DS} < V_{Dssat}$	Graduala	V_{DS}/R_{kanala}	$R_{kanala}(V_{GS}, V_{DS})$
	$V_{DS} > V_{Dssat}$	Asetasuna	$I_{DSS}\left(\frac{V_{GS}-V_T}{V_T}\right)^2$	$R_{kanala}(V_{GS}) > R_0$

Oharrak (n pasabidekoentzat):

- V_{DS} beti positiboa da
- $V_T > 0 \rightarrow$ urritzea; $V_T < 0 \rightarrow$ ugaltzea
- $V_{DSsat} = V_{GS} - V_T$

BESTE AZPI-MOTAK

Formula horiek guztiak MOSFET azpi-mota guztietarako dira baliagarriak (motaren arabera, V_{GS} eta V_T positiboak edo negatiboak izango dira).

BESTE EREDU BATZUK

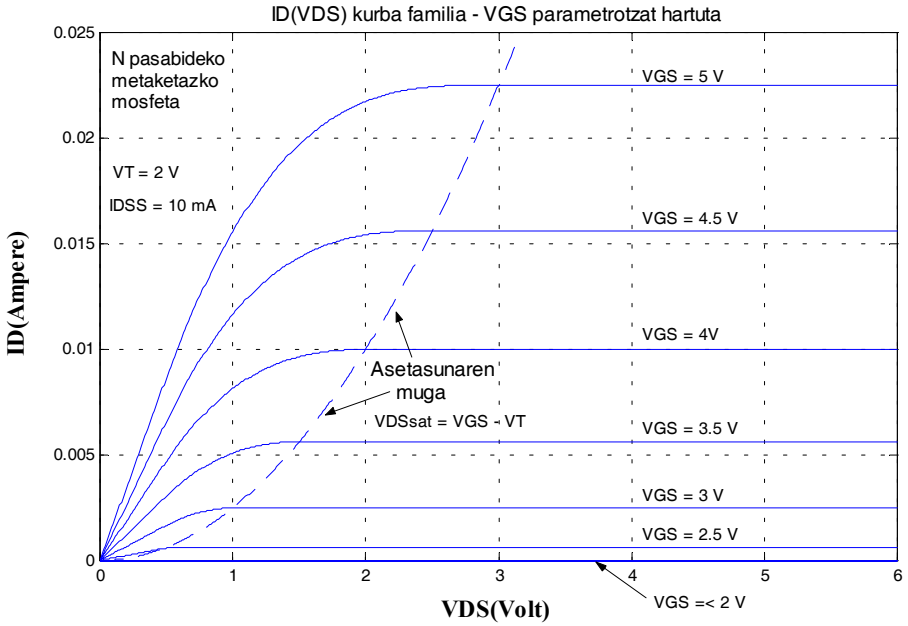
Zenbait kasutan (Spice programan, adibidez), I-V kurba λ eta β parametro lagungarriak erabiliz definitzen dira. Orduan:

$$I_D = \beta \cdot (1 + \lambda \cdot V_{DS})(V_{GS} - V_T)^2 = I_{DSS}\left(1 - \frac{V_{GS}}{V_T}\right)^2 \Rightarrow I_{DSS} = \beta \cdot (1 + \lambda \cdot V_{DS}) \cdot V_T{}^2$$

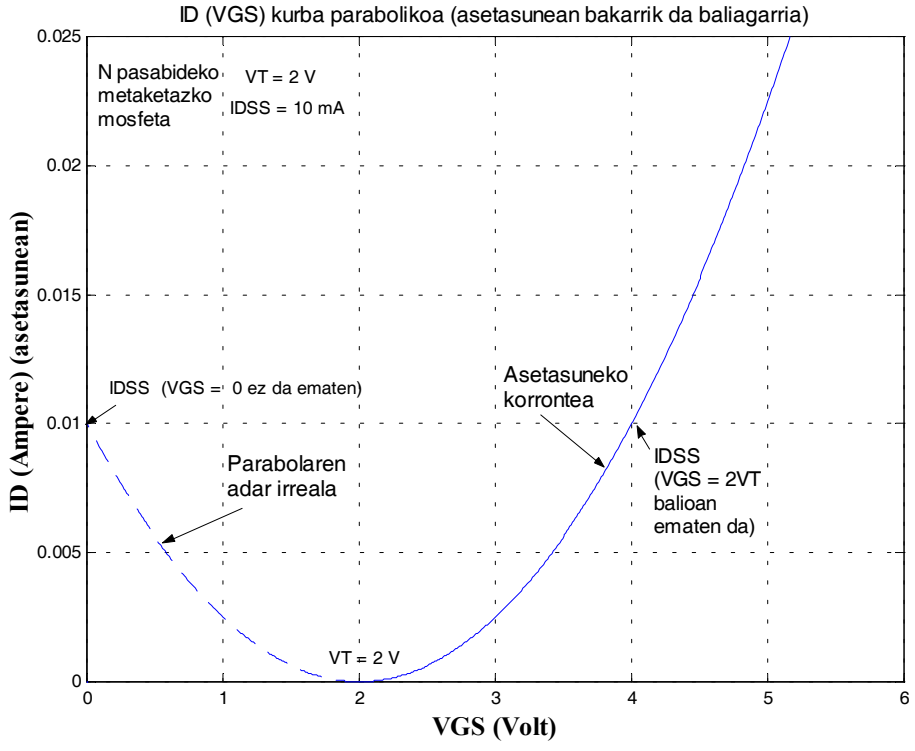
Askotan, $\lambda = 0$, eta $I_{DSS} = \beta \cdot V_T{}^2$

15.3 Ezaugarri-kurbak

15.3.1 N PASABIDEKO UGALTZE MOSFETA (I_{DSS} = 10 mA, V_T = 2V)

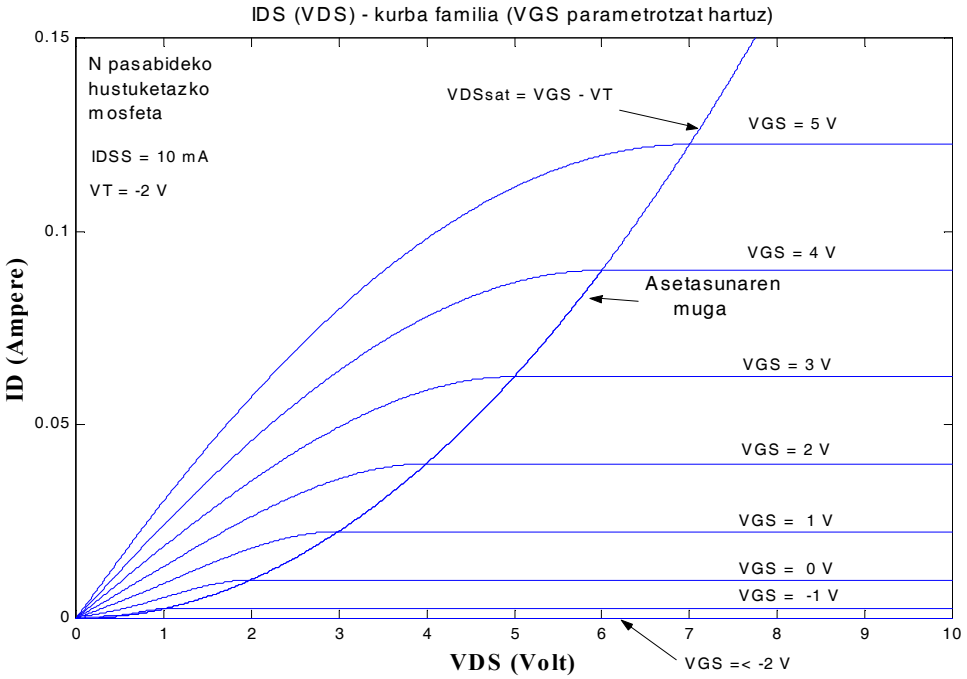


15.9 Irudia. *N pasabideko ugaltze MOSFETaren I-V kurba orokorrak*

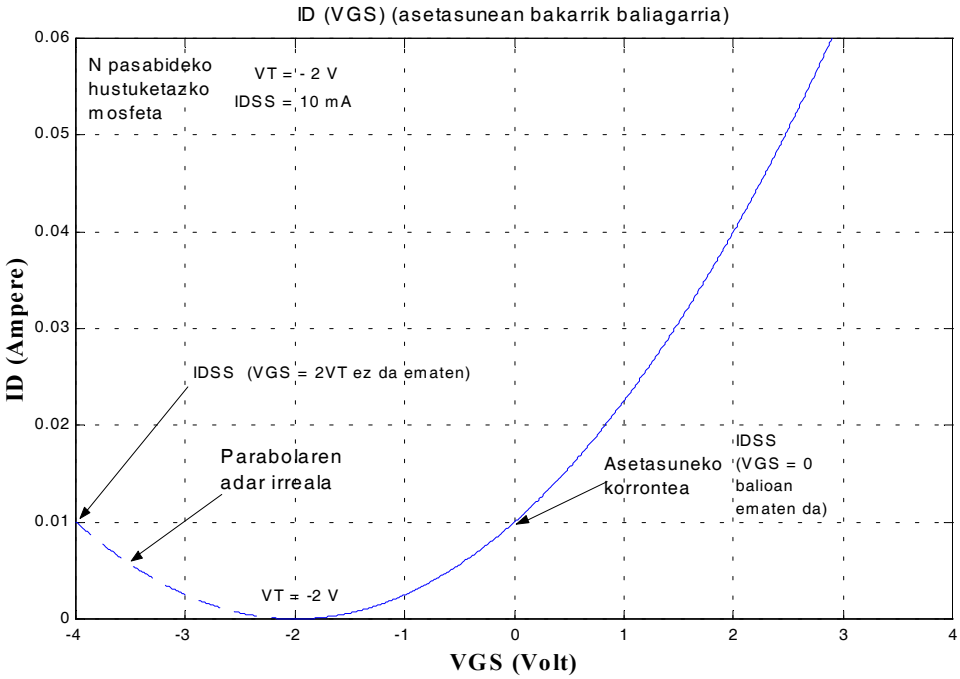


15.10 Irudia. *N pasabideko ugaltze MOSFETaren I-V kurba asetasunean*

15.3.2 N PASABIDEKO URRITZE MOSFETA (I_{DSS} = 10 mA, V_T = -2V)

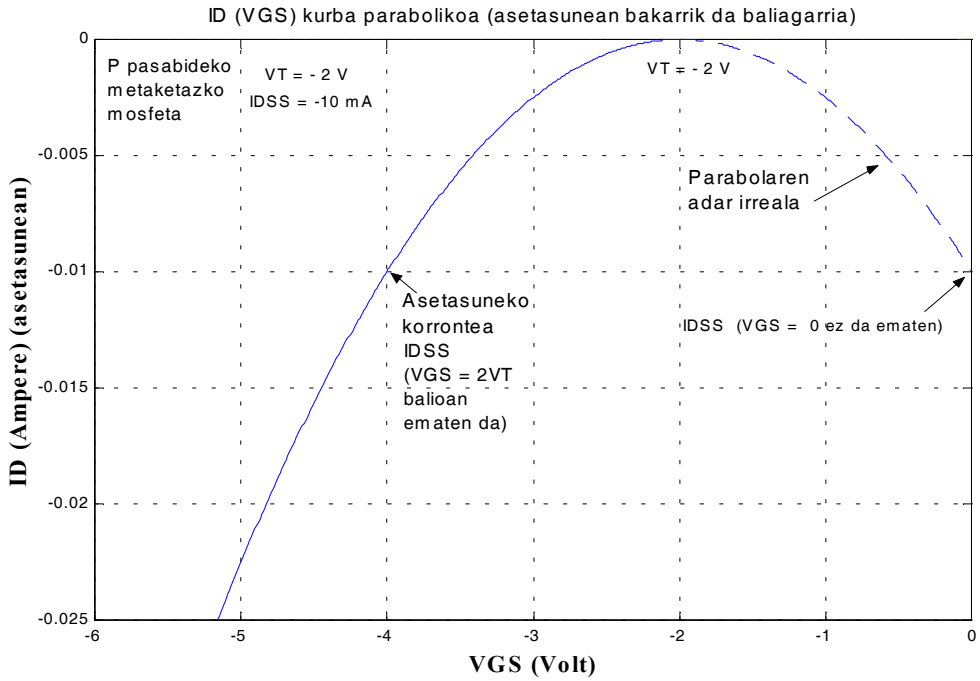


15.11 Irudia. *N pasabideko urritze MOSFETaren I-V kurba orokorrak*



15.12 Irudia. *N pasabideko ugaltze MOSFETaren I-V kurba asetasunean*

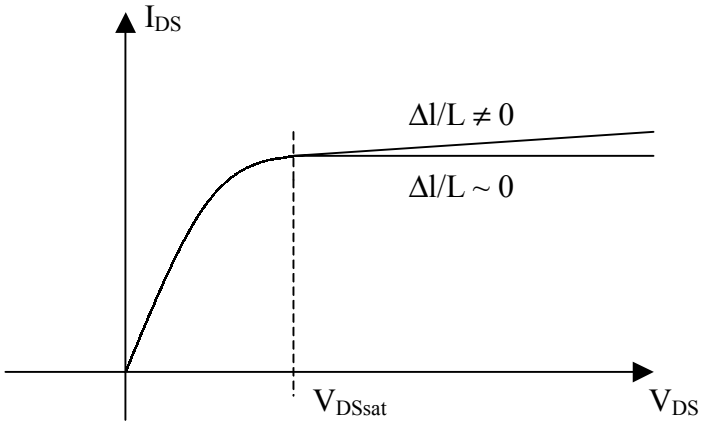
15.3.3 P PASABIDEKO URRITZE MOSFETA (I_{DSS} = -10 mA, V_T = -2V)



15.13 Irudia. *P pasabideko ugaltze MOSFETaren I-V kurba asetasunean*

15.3.4 KURBA IDEALAREKIKO DESBIDERATZEAK: I-V KURBA ERREALAK

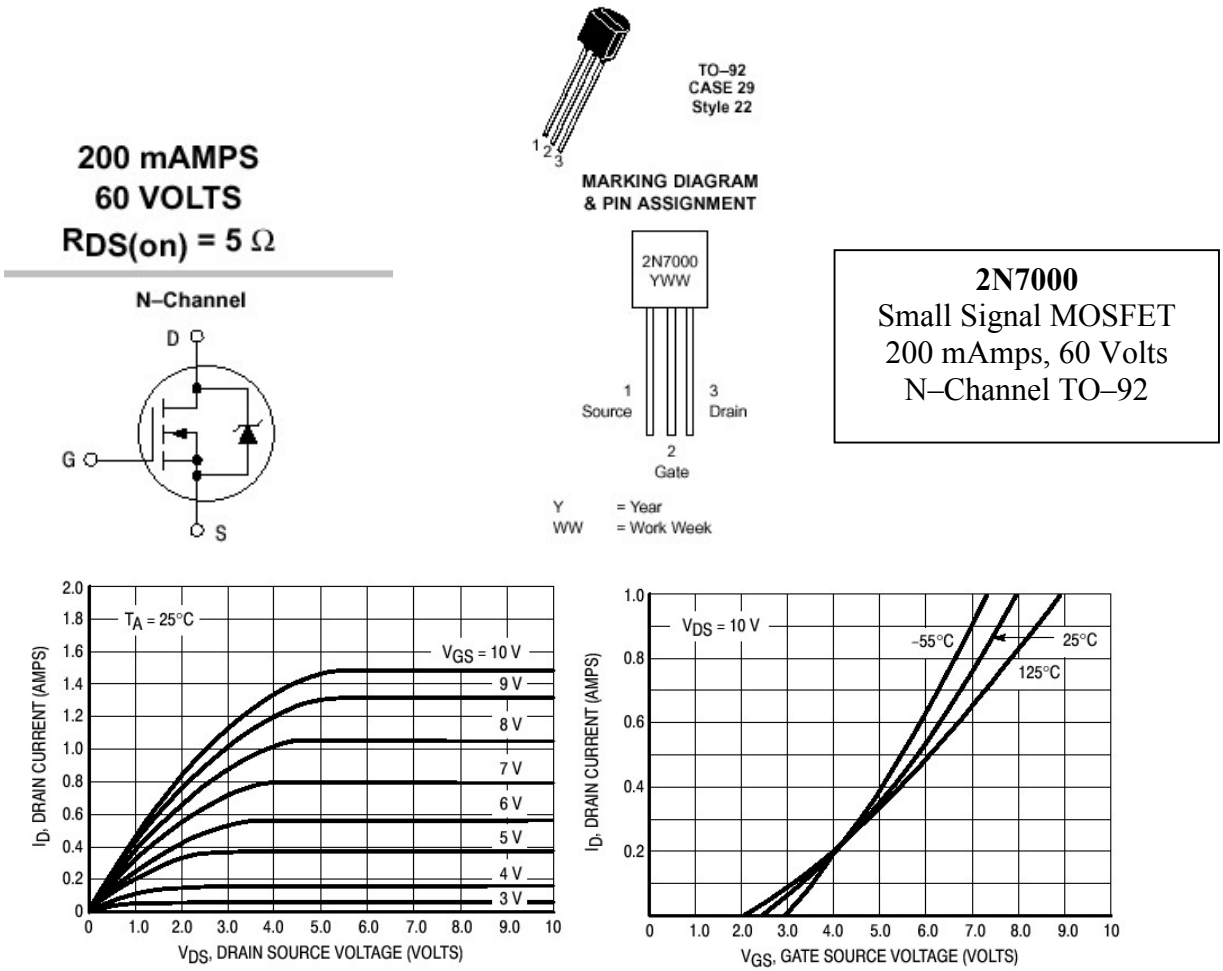
Egia esan, estugunearen eroankortasuna ez da zeharo nulua, eta *soberako* V_{DS}-$V_{D,sat}$ tentsioa erortzeko behar den ΔL luzera (kanal laburreko MOSFETetan) alderagarria gerta liteke L-rekin zenbait kasutan. Ondorioz, V_{DS} igoz gero, I_D korronteak pixka bat egiten du gora eta, ezaugarri-kurbetan, atal horizontalek malda txiki bat izaten dute.



15.14 Irudia. *I_D = I_D (V_{DS}) ezaugarria V_{GS} jakin bat mantenduz*

Horixe da λ parametroaren eragina: λ = 0 kasuan, kasu idealean gaude.

Hurrengo irudian, anplifikatzeko erabil daitekeen MOSFET bat aurkezten da.



15.15 Irudia. *MOSFET erreal baten ezaugarriak (www.onsemi.com)*

16. EREMU EFEKTUKO TRANSISTOREAK II: JFETAK

Ikasgai honetan, JFETen egitura eta funtzionamendua analizatuko ditugu.

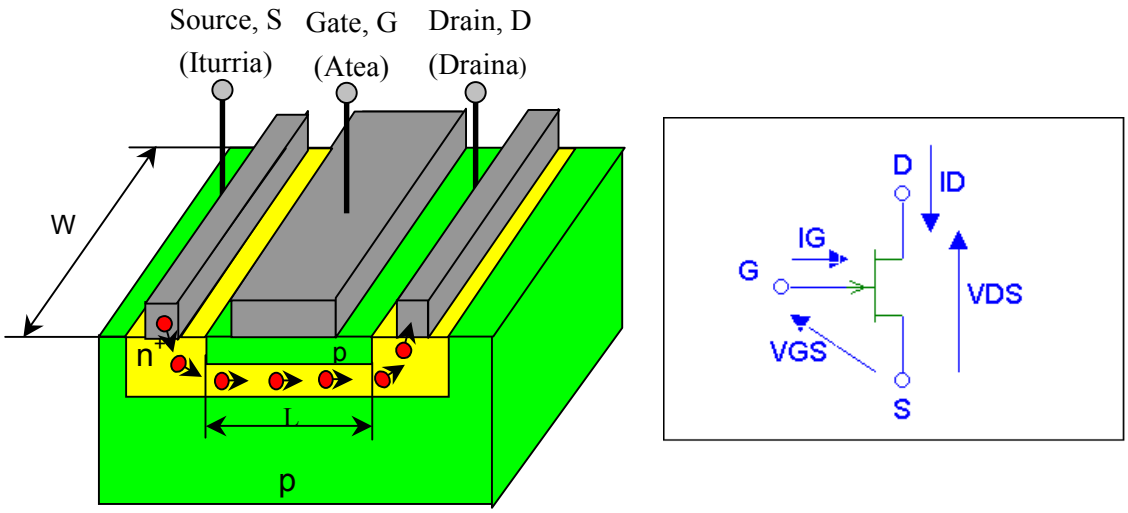
MOSFETaren kasuan egindako urratsak hemen ere errepikatuko ditugu. Hasteko, egitura aurkeztuko dugu, eta korrontearentzako pasabidea fabrikazio-prozesuan sortzen dela ikusi. Gero, pasabidea desagertarazteko aplikatu behar dugun tentsioa analizatuko dugu. Azkenean, I-V ezaugarriak arrazoitu, aurkeztu eta marraztuko ditugu.

16.1 JFETaren egitura

16.1 Irudian, n pasabideko JFET transistoreen ohiko egitura eta ikurra azaltzen dira.

N motako oinarri batetik abiatuz, bi kontaktu ohmiko eransten zaizkio: draina (D, drain) eta iturri (S, source). Horrela, erresistentzia sinple bat lortzen da ($R = \rho \times l / A = l / (\sigma A)$; non $\sigma = q \times \mu_n \times N_D$). Egitura horretan V_{DS} tentsioa aplikatzen dugunean, $I_D = V_{DS} / R$.

Horren inguruan, dopaketa altuko p motako bi eskualde gauzatzen dira (fabrikazio-prozesuan, barreiapenez, adibidez): ateak (G, gate).

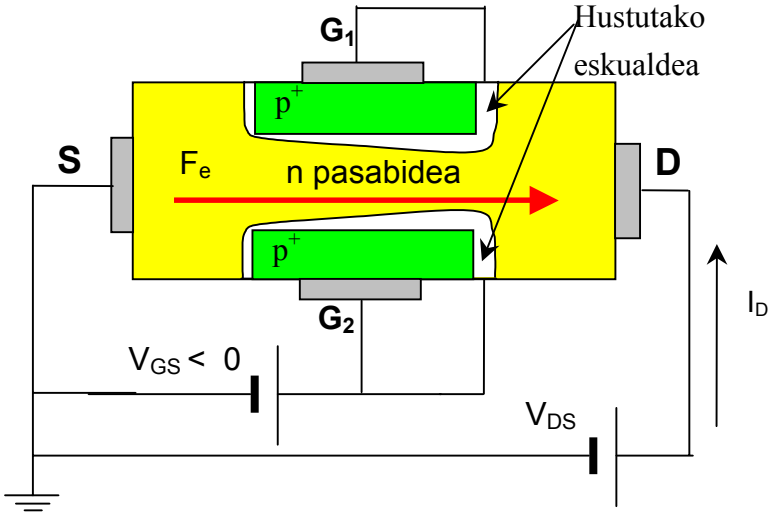


16.1 Irudia. *N pasabideko JFETen egitura eta ikurra*

(Urritze) MOSFETetan bezala:

Definizioz, eramaileak iturritik irten eta drainera iristen dira. Ateetan aplikatutako tentsioak berez dagoen pasabidearen eroankortasuna kontrolatzen du.

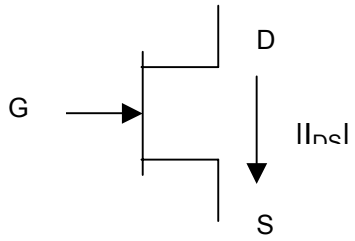
Atearen eta iturriaren artean, $\mathbf{V_{GS}}$ tentsioa aplikatzen da, **pn junturak beti alderantziz polarizatuz**. Atetik sartuko den korrontea, beraz, ez da aintzat hartzen (junturen I_{sat} korrontea ~ 1 pA).



16.2 Irudia. *N pasabideko JFETen polarizazioa: tentsioak eta korronteak*

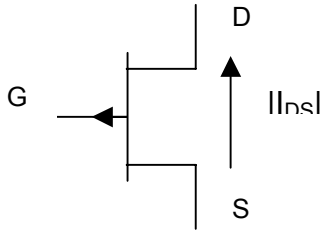
MOSFETetan bezala, hemen ere:

- N pasabideko JFETetan, V_{GS} negatiboa izango da eta V_{DS} eta I_D, positiboak (I_D sartzen, I_S irteten, ugarienak (elektroiak) iturritik drainerantz doaz)



16.3 Irudia. *N pasabideko JFETaren ikurra eta korrontearen noranzkoa*

- P pasabideko JFETetan, V_{GS} positiboa izango da eta V_{DS} eta I_D negatiboak ($|I_D|$ irteten da, I_S sartzen da, ugarienak (hutsuneak) iturritik drainerantz doaz, definizioz)



16.4 Irudia. *P pasabideko JFETaren ikurra eta korrontearen noranzkoa*

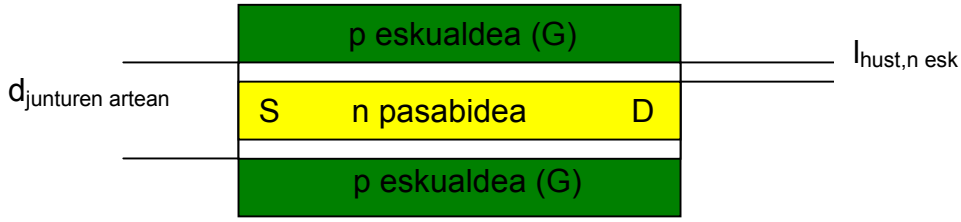
[Ateko korrontea aintzat ez harzeko modukoa denez, $I_D = -I_S$]

OHARRA: (ateko) geziak pn junturako korronteak (zuzenean) hartuko lukeen noranzkoa adierazten digu (n eskualderantz begira dago, beraz).

16.2 Iturri aldeko zabalera kalkulatzen: atariko tentsioa

Eragingailu horretan, egitura fisikoa dela-eta, drainaren eta iturriaren arteko kanalaren zabalera erraz kontrola daiteke baldin eta pasabidearen inguruan agertzen den hustutako eskualdearen hedapena modulatzen badugu (ikus 16.5 Irudia) . Eta, hori lortzeko, pn junturak alderantziz polarizatu besterik ez dugu egin behar.

$$l_{hustuta\ \text{n eskualdean}} \approx l_{hustuta} = l_{orekan} \cdot \sqrt{\frac{\Phi_T - V_{GS}}{\Phi_T}} = l_{orekan} \cdot \sqrt{\frac{\Phi_T + |V_{GS}|}{\Phi_T}}$$



16.5 Irudia. *Pasabidearen zabalera zehazki*

Estutzea azken mugaraino eramanez, hustutako eskualdeek kanal osoa jan dezakete. Horretarako aplikatu beharreko tentsioa atariko tentsioa da.

$$2 \cdot l_{hustuta} = \text{junturen arteko distantzia} = \text{d} \rightarrow V_{GSitotze} = V_T ;$$

$$2 \cdot l_{orekan} \cdot \sqrt{\frac{\Phi_T - V_{GSitotze}}{\Phi_T}} = d \Rightarrow \Phi_T - V_{GSitotze} = \Phi_T \cdot \left(\frac{d}{2 \cdot l_{orekan}} \right)^2$$

$$V_{GSitotze} = V_T = \Phi_T \left[1 - \left(\frac{d}{2 \cdot l_{orekan}} \right)^2 \right]$$

$$V_{GSitotze} \approx -\Phi_T \cdot \left(\frac{d}{2 \cdot l_{orekan}} \right)^2 = \frac{-\Phi_T \cdot d^2}{4 \cdot {l_{orekan}}^2} = \frac{-\Phi_T \cdot d^2}{4 \cdot \left(\frac{2 \in}{qN_D} \Phi_T \right)} = \frac{-qN_D \cdot d^2}{8 \in}$$

Beraz, tentsio hori nahiko erraz kontrola daiteke .

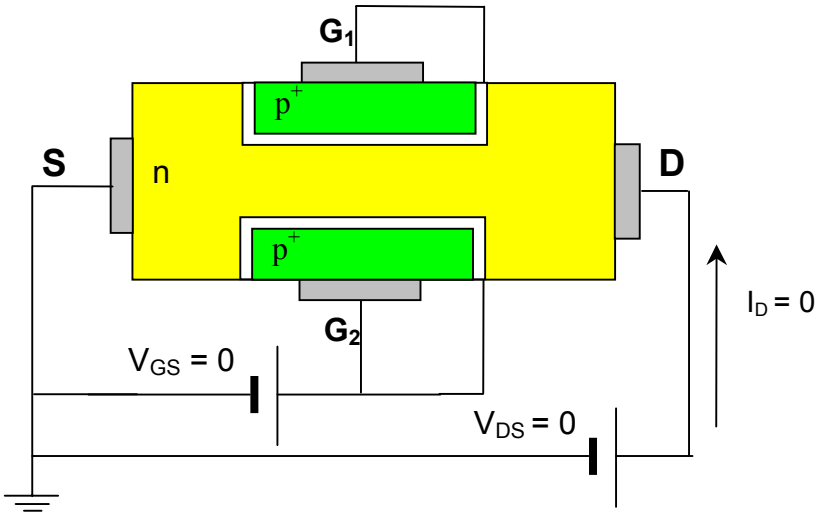
16.3 Funtzionamenduaren oinarriak (n pasabideko JFET transistoreetarako)

V_{GS} > 0 KASUAN

Kasu horretan, junturak zuzenean polarizatzen ari gara eta nahiko korronte altuak sar daitezke atetik. Hori ez da guk bilatzen dugun funtzionamendua eta, beraz, ez da inoiz erabiltzen. Izan ere, zirkuituaren diseinuak junturak alderantziz polarizatzea ziurtatu behar du.

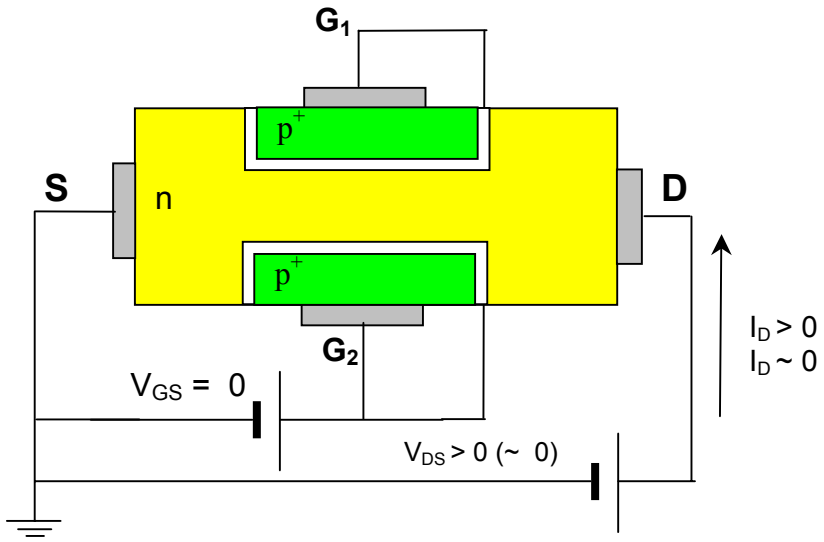
V_{GS} = 0 KASUAN

- **V_{DS} = 0 V**: Berez (atean tentsiorik aplikatzen ez dugunean), badago pasabidea (bai eta pn junturako orekako hustutako eskualdea). OREKAN GAUDE.



16.6 Irudia. *Pasabidea orekan*

- **V_{DS}** $\downarrow\downarrow$ (hau da, $V_{DS} > 0$, baina txikia denean): aplikatzen den V_{DS} tentsioarekiko proportzionala den korrontea lortzen dugu: $I_{DS} = V_{DS} / R_{pasabidea\ orekan}$. (ESKUALDE OHMIKO EDO LINEALEAN GAUDE).



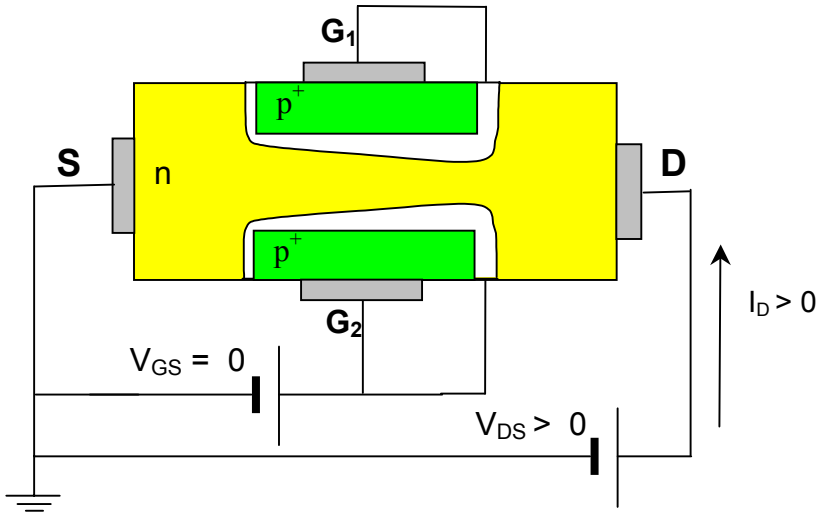
16.7 Irudia*. Pasabidea orekaren inguruan*

[pasabidearen erresistentzia orekan = erresistibitatea x luzera / orekako sekzioa]

- **V_{DS} ↑↓** (hau da, $V_{DS} > 0$ eta, *ertaina* denean, junturako Φ_T potentzial termodinamikoarekin alderagarria): Drainaren aldean dagoen tentsioa nabarmena denez, junturako polarizazioa nahiko negatiboa (alderantzizkoa) da inguru horretan eta, beraz, hustutako eskualdea zabalagoa da.

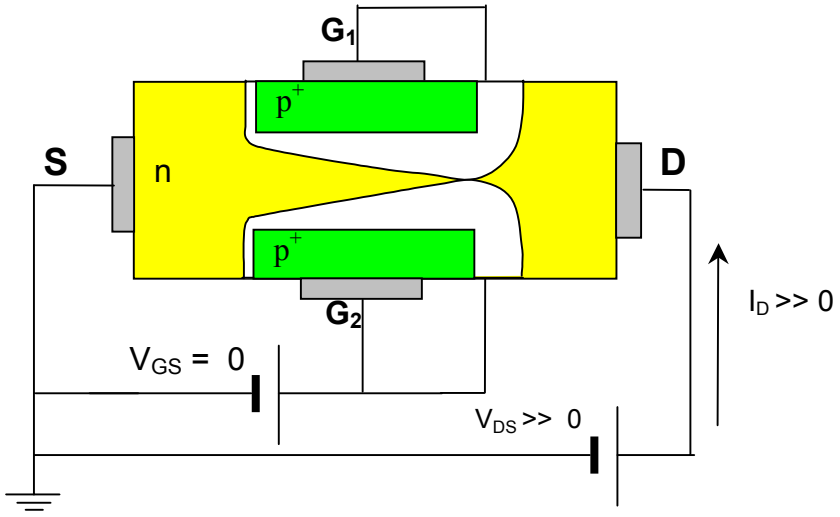
  Kanala estutzen denez, erresistentziak gora egiten du eta, beraz, korrontearen igotzeko joera moteltzen da. I-V erlazioa ez da lineala (ESKUALDE GRADUALA).

  [pasabidearen erresistentzia > orekako pasabidearen erresistentzia]



16.8 Irudia. *Pasabidea estutzen (hustutako eskualdeak zabaltzen)*

- **V_{DS} ↑↑** (hau da, $V_{DS} > 0$ eta handia denean): kanala desagertu egiten da (ito edo ziztatu egiten da) V_{DSsat} denean ($V_S = 0$ izaten denez, V_{Dsat} bakarrik izendatzen da askotan). Eramailerik gabeko eskualde bat agertu da: oso erresistentzia handikoa, beraz.



16.9 Irudia. *Pasabidea itotzen den unea*

Tentsio horretatik aurrera, V_{DS} tentsioaren igoera (guretzat *soberakina* izango dena) kanalaren hustutako zatian agertuko da MOSFETetan gertatzen zen bezala (zati horren luzera V_{DS}-V_{DSsat} soberakina erortzeko behar dena izango da). Nola?

1. Korronteak hustutako eskualdeko eremuak bultzaturik zeharkatzen du eskualde hori. Eskualde oso erresistiboa baina laburra da, tentsio nahiko altuak ager daitezke distantzia laburrean, hau da, eremu elektriko nahiko altuak.

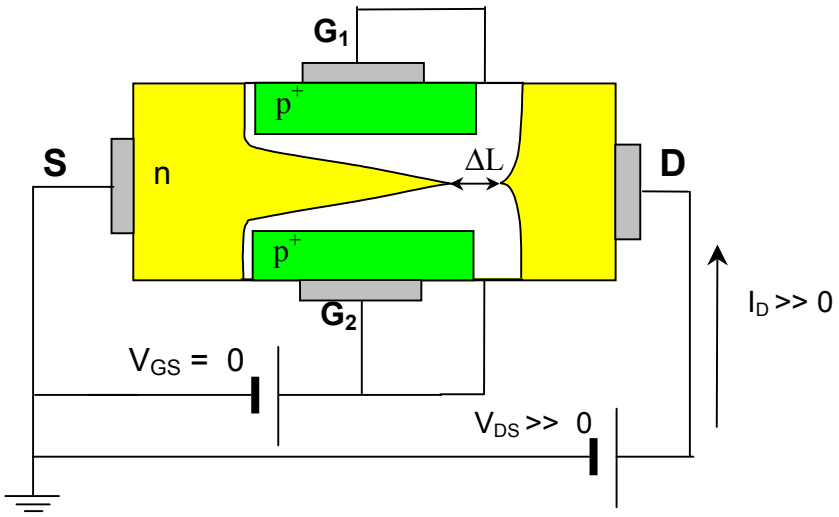
2. Gainontzeko kanalaren luzera (zabalik mantentzen den kanalaren luzera) nahiko luzea izaten da itotako/hustutako zatiarekin konparatuz, eta, beraz, itotzea gertatu den momentuan zuen geometria gordetzen du: erresistentzia bera $R_{\text{pasabidea ito berria zenean}}$.

3. Argi dagoenez, zabalik geratzen den pasabidearen zatian, V_{DSsat} erortzen da beti. Erresistentzia, gutxi gorabehera $R_{\text{pasabidea ito berria zenean}}$= kte

   $V_{\text{DSzabalik dagoen pasabidean}} = V_{DSsat}$ bada, korrontea konstante mantentzen da:

   I_{Dsat} = asetasuneko korrontea = $V_{DSsat}/ R_{\text{pasabidea ito berria zenean}}$

   I_{Dsat} (V_{GS}=0 denez) = I_{DSS}



16.10 Irudia. *Pasabidea ΔL distantzian itota*

ASETASUNEAN gaude: kanalak onar dezakeen korronterik altuena pasatzen ari da.

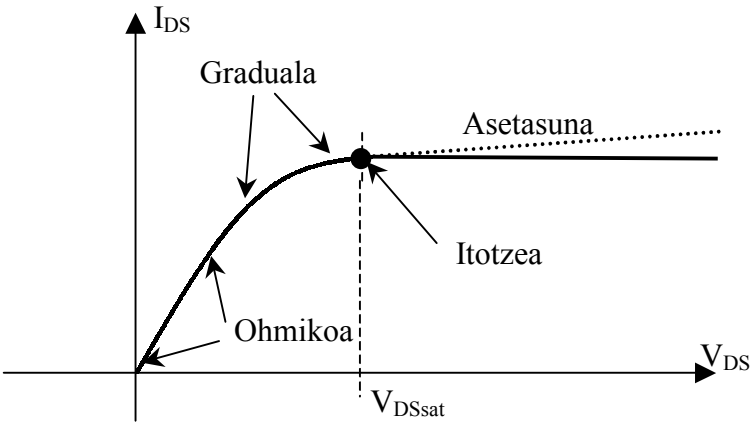
Esan bezala, $\Delta L << L \rightarrow L - \Delta L \sim L \rightarrow R_{\text{asetasunean}} \sim R_{\text{asetasunera sartu berria}}$

Egia esan, badakigu $R_{\text{asetasunean}} < R_{\text{asetasunera sartu berria}}$, baina hori izango da nabaria pasabide laburreko JFETetan bakarrik ($\Delta L << L$ betetzen ez denean).

Ondorioz, $I_D \sim I_{DSS}$, baina, zehatzak izateko, $I_D > I_{DSS}$ eta I-V ezaugarria ez da guztiz horizontala.

(kasu horretan, $V_{GS} = 0$ V denez, $I_{Dasetasuenan} = I_{DSS}$)

Guztira lortzen den I-V ezaugarria ($V_{GS} = 0$ tentsioa aplikatuz):



16.11 Irudia. *I_{DS}-V_{DS} ezaugarri osoa ($V_{GS} = 0$ denean)*

$V_{GS} < 0$ KASUAN

Kualitatiboki, FETak berdin funtzionatzen du $V_{GS} < 0$ aplikatzen denean. Hasierako pasabidearen sekzioan datza desberdintasun bakarra: pn junturen hustutako eskualdeen zabalera txikiagoa izango da. Litekeena da erabat itxita egotea:

[Gogoratu: $V_{GS} = -|V|$ aplikatzean → hustutako eskualdea zabaltzen da

$$l_{hustuta\ \text{n eskualdean}} \approx l_{hustuta} = l_{orekan} \cdot \sqrt{\frac{\Phi_T - V_{GS}}{\Phi_T}} = l_{orekan} \cdot \sqrt{\frac{\Phi_T + |V_{GS}|}{\Phi_T}}$$

$$V_{GSitotze} = V_T = \Phi_T \left[1 - \left(\frac{d}{2 \cdot l_{orekan}} \right)^2 \right] < 0$$

V_T atariko tentsioa aplikatuz, pasabidea erabat itotzen da].

Aplikatutako V_{GS} tentsioarekin, baldin eta oraindik pasabidea badago:

- **$V_{DS} = 0$ V** → $R_{pasabidea}$, baina $I_D = 0$ A
- **V_{DS} ↓↓** → eskualde ohmikoa, $I_D = V_{DS}/R_{pasabidea}$
- **V_{DS} ↑↓** → eskualde graduala → itotzea lehenago gertatuko da
- **V_{DS} ↑↑** → asetasuna

FUNTZIONAMENDUA $V_{GS} < V_T = -|V_T|$ DENEAN

Kanala erabat itota dago → FETa etenik dago, korronterik gabe.

Oharrak:

Itotzea gertatzen den puntuan dagoen tentsioa

Edozein kasutan ($V_{GS} = 0$ zenean ere), itotzea gertatzen den A puntuan (atearekiko) dagoen tentsioa $V_{GA} = V_T$ izango da.

$V_A = V_{AS} = V_{AG} + V_{GS} = -V_T + V_{GS}$

Eta puntu horretako junturan dagoen potentziala:

$\Phi_{A\ junturan} = \Phi_{Torekan} - |V_{pnA}| = \Phi_{Torekan} - (-V_T) = \Phi_{Torekan} + V_T$

A puntu hori draina izango da hasiera batean:

$V_{DS} = V_{DSsat} = -V_T + V_{GS}$

Atearen eta itotzea gertatzen den (lehenengo) puntuaren artean $-|V_T|$ tentsioa izango dugu.

Puntu horretan, junturaren potentziala $\phi = \phi_T - (-|V_T|) = \phi_T + |V_T|$ izango da.

Edo, beste ere batera esanda, $\mathbf{V_{DS} = V_{GS} - V_{GD} > V_{GS} - V_T = V_{Dssat}}$

Asetasunaren baldintzak

Asetasunean egoteko, honako hauek beteko dira (n pasabideko JFET batean):

- Kanala iturri aldean irekita edukitzea

  → $V_{GS} > -|V_T|$

- Kanala drainaren inguruetan itota edukitzea

  → $V_{GD} < -|V_T|$; ($V_{DG} > |V_T|$), edo $V_{DS} > V_{DSsat} = V_{GS} - V_T$

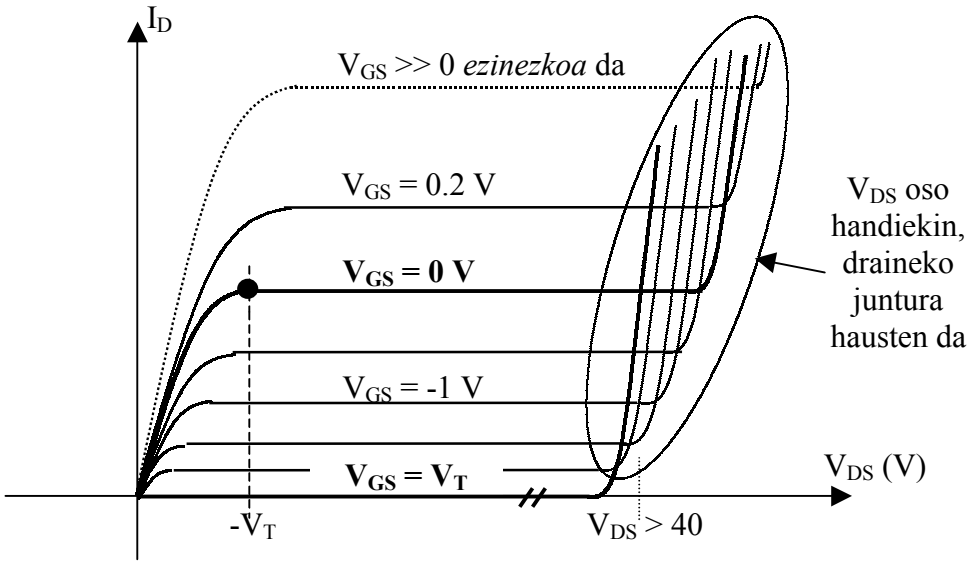
pn junturaren korronteari buruzko bi ohar:

- Gogoratu $V_{GS} > 0$ V denean GS juntura zuzenean jartzen dela.
- Gogoratu V_{GS} (edo V_{GD}) < -|Breakdown Voltage| tentsioan juntura hausten dela.

Bi kasu horietan, $I_G \neq 0$. Gainontzeko guztietan, atetik ez da korronterik sartzen (gutxi gorabehera).

16.4 I-V ezaugarriak

Efektu hauek guztiak bilduz, 16.12 Irudiko ezaugarria lortzen da.

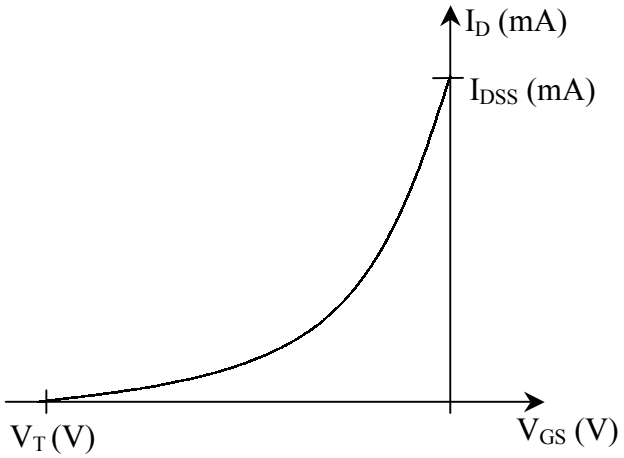


16.12 Irudia. *N JFET baten I_D-V_{DS} ezaugarriak zenbait V_{GS}-entzat (V_T ~ -3 V)*

ASETASUNEAN lortzen den korrontea ez dago V_{DS} tentsioaren menpe. Izan ere, **mosfetetan erabiltzen zen formula bera erabiliko da hemen ere:**

$$I_D = I_{DSS}\left(1-\frac{V_{GS}}{V_T}\right)^2 \qquad \text{non} \qquad I_{DSS} = I_{DS\,sat}\big|_{V_{GS}=0}$$

[I-V erlazioetatik jakin behar dugun adierazpen analitiko bakarra].



16.13 Irudia. *N JFET baten I_D-V_{GS} ezaugarria asetasunean*
($V_{DS} > V_{DSsat} = V_{GS} - V_T = V_{GS} + |V_T|$)

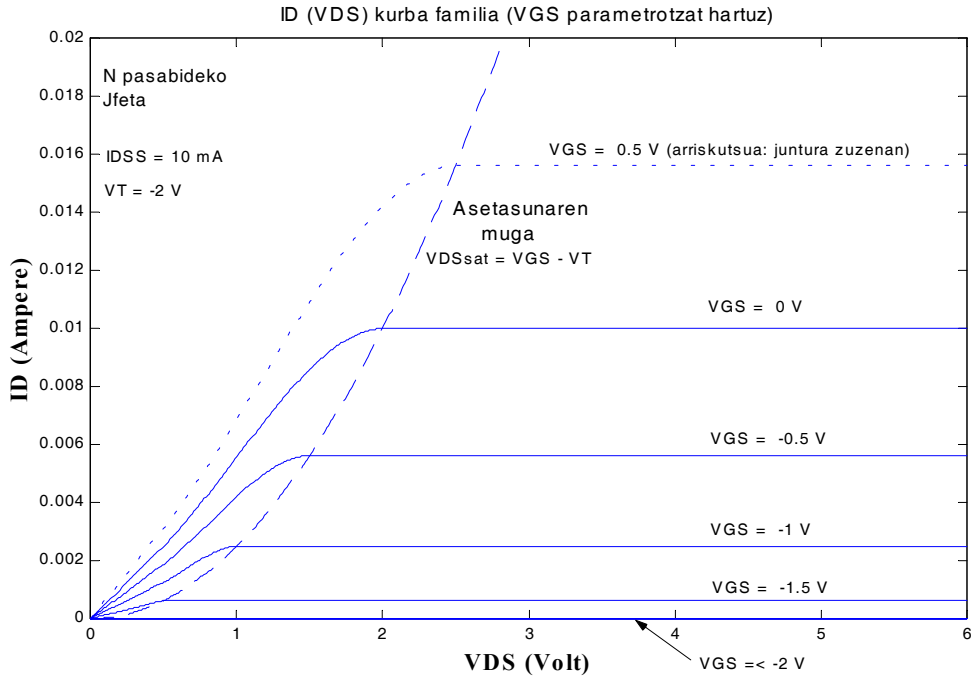
Ikusi dugunez, JFETa eta urritze MOSFETa baliokideak dira. Salbuespen bakarra: JFETetan ezin da orekako pasabidea baino zabalagoa lortu ($V_{GS} < 0$, n pasabidekoetan; $V_{GS} > 0$, p pasabidekoetan).

Aurreko ikasgaian aurkezten genuen beste eredua (SPICE programakoa) hemen ere erabilgarria da:

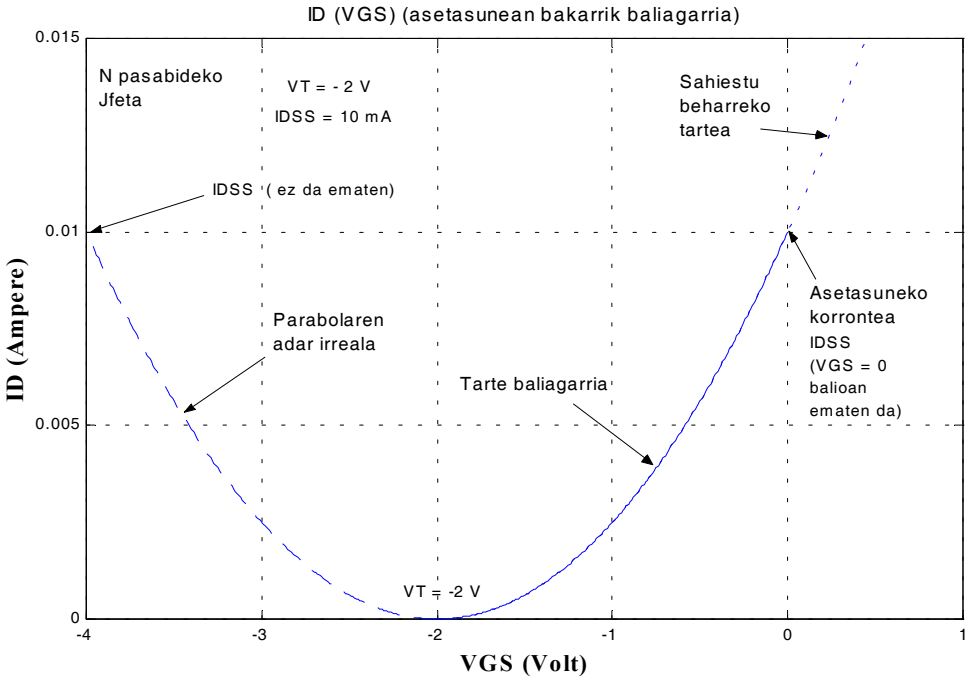
$$I_D = \beta \cdot (1 + \lambda \cdot V_{DS})(V_{GS} - V_T)^2 = I_{DSS}\left(1 - \frac{V_{GS}}{V_T}\right)^2 \Rightarrow I_{DSS} = \beta \cdot (1 + \lambda \cdot V_{DS}) \cdot {V_T}^2$$

Askotan, $\lambda = 0$, eta $I_{DSS} = \beta \cdot {V_T}^2$

Hurrengo irudietan, n kanaleko JFET baten ezaugarri idealak aurkezten dira. Haren oinarrizko parametroak honako hauek dira: I_{DSS} = 10 mA, V_T = -2V.



16.14 Irudia. *N JFET kurba orokorrak*



16.15 Irudia. *N JFET baten I_D-V_{GS} ezaugarria (asetasunean)*

17. FETAK ERREGIMEN DINAMIKOAN: SEINALE TXIKIA

FET transistorea (MOSFET ala JFET izateak berdin dio) asetasunean polarizaturik badago, I_D korrontea V_{GS} tentsioaren menpe dago bakarrik. Erregimen dinamikoan, aldiz, ez, zeren eta kargen mugimenduak eskatzen duen denbora kontuan hartu behar baita. BJTan gertatzen zenaren antzera, kommutazioa alde batera utziko dugu hemen ere (nahiz eta elektronika digitalean garrantzi handikoa izan), eta seinale txikian jarriko dugu arreta.

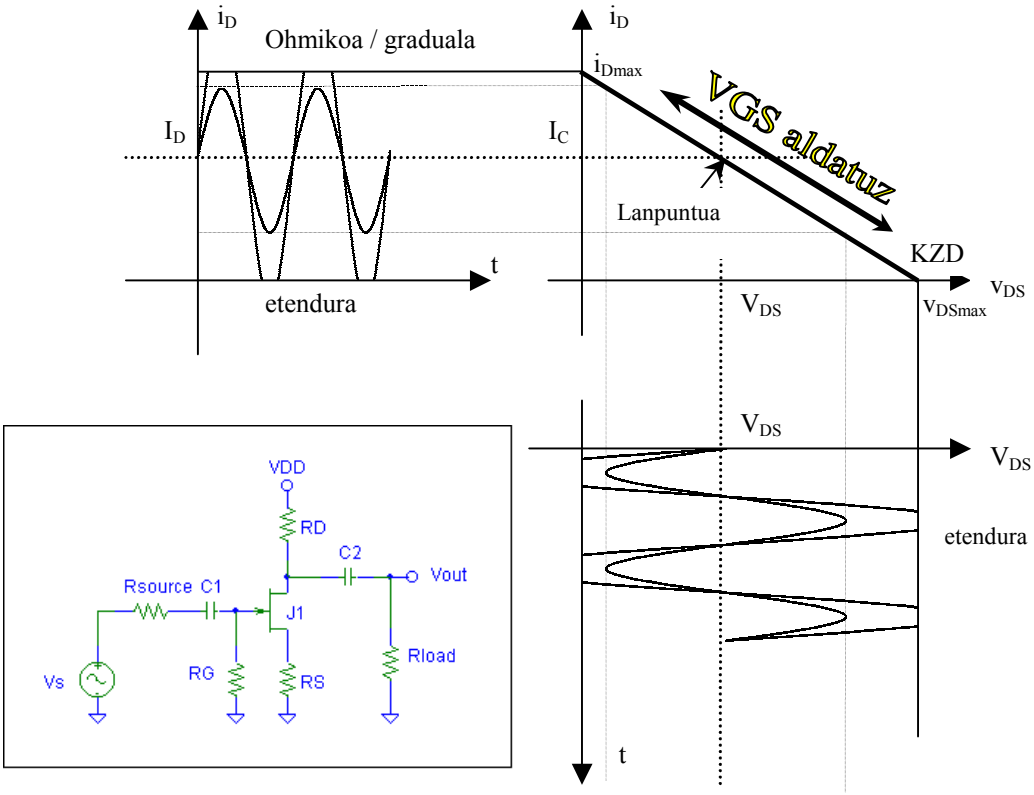
Seinale txikian, v_{GS} tentsioaren aldaketen aurrean, i_D korrontearen aldaketa proportzionalak agertzen dira lan-puntu jakin baten inguruan. i_D korrontearen aldaketek v_{DS} tentsioaren aldaketak eragiten dituzte eta, baldintza egokiak bermatuz gero (polarizazio egokiaz), anplifikatzea lortzen da. Askotan, $\Delta v_{DS}/\Delta v_{GS} >1$ lortzen da (ikus 17.1 Irudia).

Gehienetan, komeni da problema bitan banatzea (BJTekin egin genuen bezala), elikadura / polarizazioa eta seinale txikia / informazioa bereiziz.

Orduan, $v_{GS}(t) = V_{GS} + v_{gs}(t)$ eta $i_D(t) = I_D + i_d(t)$ gisa adierazteak bi abantaila ditu:

- Azkenean, informazioa $v_{gs}(t)$ seinalean etorri ohi da.
- Problema erraztu egiten da.

17.1 Seinale txikiko planteamendua eta garapen matematikoa

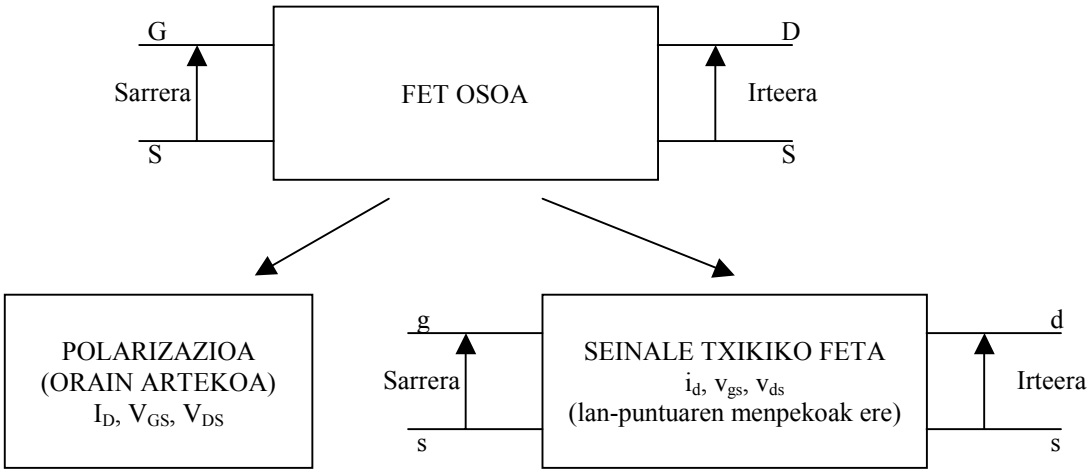


17.1 Irudia. *Iturri komuneko zirkuitu anplifikadorea eta uhin-formak*

Ikasgai honen helburua $i_d(t) = i_d(v_{gs}(t))$ erlazioa lortzea da, horretarako zenbait hurbilketa eginez:

- I-V ezaugarriak linealdu egingo ditugu (horretarako, seinale txikian egon behar: zein seinale da, FETetan, txikia?).
- Egingo dugun analisia bakarrik maiztasun baxuetarako izango da baliagarria.
- Zehaztasunez, asetasunaren kasua bakarrik aztertuko dugu, baina garapen orokorra planteatuko dugu.

v_{GS} sarreratzat hartzen badugu eta $v_{DS,}$ irteeratzat:



17.2 Irudia. *Zirkuitu-anplifikadoreak analizatzeko prozedura*

$i_D = i_D\,(V_{DS} + v_{ds}(t),\, V_{GS} + v_{gs}(t))$

$$i_D(t) = I_D(V_{DS}, V_{GS}) + i_d(V_{DS}, V_{GS}, v_{ds}, v_{gs})$$

$$i_D(t) = I_D(V_{DS}, V_{GS}) + \frac{\partial i_D}{\partial v_{DS}} dv_{DS} + \frac{\partial i_D}{\partial v_{GS}} dv_{GS}$$

$$i_D(t) = I_D(V_{DS}, V_{GS}) + \frac{\partial i_D}{\partial v_{DS}} dv_{ds} + \frac{\partial i_D}{\partial v_{GS}} dv_{gs}$$

$$i_D(t) = I_D(V_{DS}, V_{GS}) + \left.\frac{di_D}{dv_{DS}}\right|_{VGS=kte1} \cdot dv_{ds} + \left.\frac{di_D}{dv_{GS}}\right|_{VDS=kte2} \cdot dv_{gs}$$

$$i_D(t) = I_D(V_{DS}, V_{GS}) + g_d \cdot dv_{ds} + g_m \cdot dv_{gs}$$

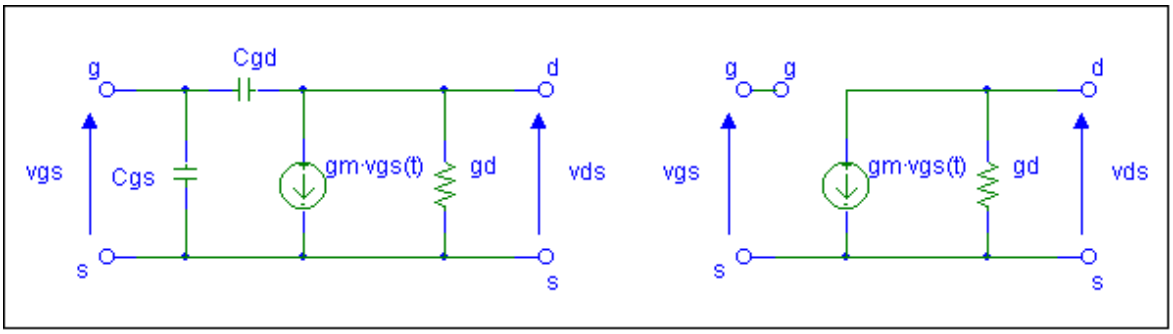
$$i_D(t) = I_D + i_d(t) = \begin{cases} I_D = I_D(V_{DS}, V_{GS}) \\ i_d(t) = g_d \cdot dv_{ds}(t) + g_m \cdot dv_{gs}(t) \end{cases}$$

17.2 Seinale txikiko zirkuitu baliokidea

POLARIZAZIOA: aurreko ikasgaian ikusi dugun prozeduraren bitartez ebazten da.

SEINALE TXIKIA: 1.- Atea isolaturik mantentzen da: gehienetan, oso kondentsadore txikia dugu eta Z altua izaten da gure ohiko maiztasunetan (ez, ordea, maiztasun oso altuetan). Kondentsadore hori JFETetan junturari dagokiona bada ere ($C_{Juntura}$), oxidoak dakarren dielektrikoak sortzen du MOSFETetan (C_{Oxido}).

2.- Gainontzeko zirkuitua: ebatzi berri duguna.



17.3 Irudia. *Seinale txikiko zirkuitu baliokidea*

non

$$g_d = \left.\frac{di_D}{dv_{DS}}\right|_{VGS=kte1}$$

$$g_m = \left.\frac{di_D}{dv_{GS}}\right|_{VDS=kte2}$$

- Irteerako edo pasabidearen eroankortasuna (channel conductance) (g_d) eta
- Transeroankortasuna (g_m)

baitira.

Aplikazioa

a) Asetasunean bagaude:

$$i_D(t) = I_{DSS} \cdot \left(1 - \frac{v_{GS}}{V_T}\right)^2 \Rightarrow$$

$$g_d = \left.\frac{di_D}{dv_{DS}}\right|_{VGS=kte1} \Rightarrow g_d = 0$$

$$g_m = \left.\frac{di_D}{dv_{GS}}\right|_{VDS=kte2} = -2 \cdot I_{DSS} \cdot \left(1 - \frac{v_{GS}}{V_T}\right) \cdot \frac{1}{V_T} \approx \frac{2}{|V_T|} \cdot |I_{DSS}| \cdot \left|\left(1 - \frac{V_{GS}}{V_T}\right)\right|$$

$$g_m = \left.\frac{di_D}{dv_{GS}}\right|_{VDS=kte2} = \frac{2 \cdot \sqrt{I_{DSS}}}{|V_T|} \cdot \sqrt{I_{DSS}} \cdot \left|\left(1 - \frac{V_{GS}}{V_T}\right)\right| = \frac{2 \cdot \sqrt{I_{DSS}}}{|V_T|} \cdot \sqrt{I_D}$$

$$g_m = \frac{2 \cdot \sqrt{I_{DSS} \cdot I_D}}{|V_T|}$$

OHARRA: Zehatzak izateko, $g_d \neq 0$. g_d, $I_D = I_D(V_{DS})$ ezaugarriaren malda da, definizioz. Horrenbestez, asetasunean lehen hurbilketan zuzenak horizontalak izan arren (eta, beraz, $g_d = 0$), malda txiki bat izaten dute (ikus 15.14 eta 16.11 Irudiak) eta g_d txikia (baina ez nulua) agertzen dute. Kasu gehienetan ez dugu aintzat hartuko; hau da, ontzat emango dugu $g_d \sim 0$ hurbilketa.

b) Eskualde ohmiko edo linealean (hemen ez dugu inoiz lan egingo) bagaude:

Aurkeztu genituen ekuazio analitikoetatik eratorriko litzateke:

$g_m = 0$

g_d = asetasuneko $g_m = 2 \cdot |V_T| \cdot \sqrt{I_{DSS} \cdot I_D}$

Eranskina:

Asetasunean bagaude (ohi den bezala), g_m parametroaren garapena bide errazago batetik egin daiteke:

$$i_D(t) = I_{DSS} \cdot \left(1 - \frac{v_{GS}}{V_T}\right)^2 = I_{DSS} \cdot \left(1 - \frac{v_{gs} + V_{GS}}{V_T}\right)^2$$

$$i_D(t) = I_{DSS} \cdot \left[\left(1 - \frac{V_{GS}}{V_T}\right) - \frac{v_{gs}(t)}{V_T}\right]^2 = I_{DSS} \cdot \left[\left(1 - \frac{V_{GS}}{V_T}\right)^2 + \left(\frac{v_{gs}(t)}{V_T}\right)^2 - 2 \cdot \left(1 - \frac{V_{GS}}{V_T}\right) \cdot \frac{v_{gs}(t)}{V_T}\right]$$

$$i_D(t) \approx \left\langle v_{gs}(t) << V_T \right\rangle \approx I_{DSS} \cdot \left(1 - \frac{V_{GS}}{V_T}\right)^2 - 2 \cdot \left(1 - \frac{V_{GS}}{V_T}\right) \cdot I_{DSS} \cdot \frac{v_{gs}(t)}{V_T}$$

$$i_D(t) = I_D + i_d(t) \Rightarrow \begin{cases} I_D = I_{DSS} \cdot \left(1 - \frac{V_{GS}}{V_T}\right)^2 \\ i_d(t) = -2 \cdot \left(1 - \frac{V_{GS}}{V_T}\right) \cdot I_{DSS} \cdot \frac{v_{gs}(t)}{V_T} = g_m \cdot v_{gs}(t) \end{cases}$$

$$\text{non } g_m = -2 \cdot \frac{I_{DSS}}{V_T} \cdot \left(1 - \frac{V_G}{V_T}\right) = -2 \cdot \frac{\sqrt{I_{DSS}}}{V_T} \cdot \sqrt{I_{DSS}} \cdot \left(1 - \frac{V_G}{V_T}\right) = 2 \cdot \frac{\sqrt{I_{DSS}}}{|V_T|} \cdot \sqrt{I_{DSS} \cdot \left(1 - \frac{V_G}{V_T}\right)^2}$$

$$g_m = \frac{2 \cdot \sqrt{I_{DSS} \cdot I_D}}{|V_T|}$$

18. FETEN POLARIZAZIOA

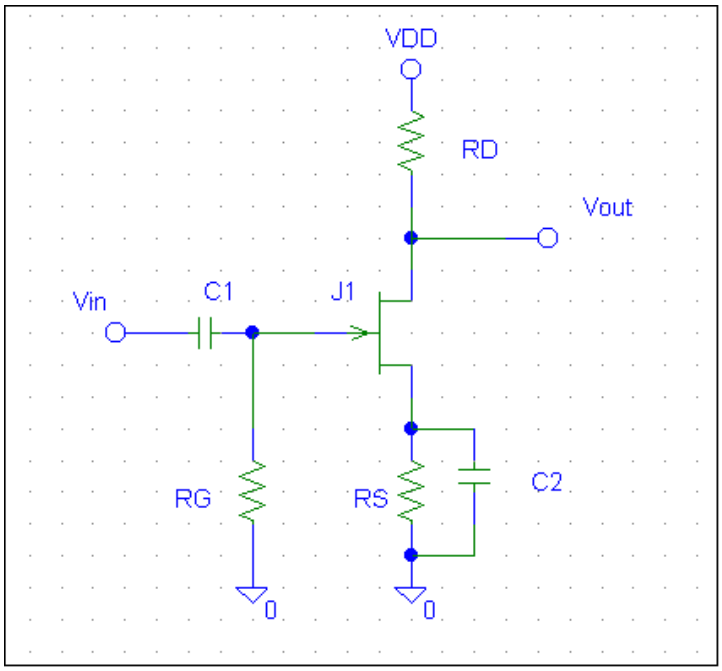
BJTetan bezala, FET transistoreen lan-puntu egokia polarizazio-zirkuituaren bidez ziurtatzen da. Kontuan hartzeko irizpideak BJTan erabilitakoak dira: Q puntuaren egonkortasuna, tentsio-irabazia, distortsioa, xahutu behar den potentzia ...

Azkenean, BJTak modu aktiboan polarizatzen bagenituen (eta, askotan, karga-zuzen dinamikoaren erdian), FETak aktiboa zenaren baliokidea den asetasunean polarizatuko ditugu. Ikasgai honetan, horretarako erabiltzen diren hiru zirkuitu nagusiak analizatu ditugu (n pasabidekoentzat):

- Iturri autopolarizatuko zirkuitua
- Ugaltze MOSFETarentzako zirkuitua
- Polarizazio-zirkuitu orokorra

18.1 Iturri autopolarizatuko zirkuitua

Urritze MOSFETetarako eta JFETetarako da baliagarria.

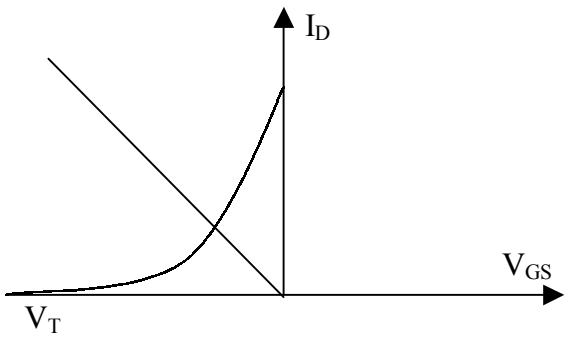


18.1 Irudia. *Iturri autopolarizatutako zirkuitua*

Lan-puntua bilatzeko bi ekuazio/kurba hartzen dira abiapuntutzat:

1.- I_D-V_{GS} ezaugarri bakarra (asetasunean lan egiten dugunaren hipotesia onartuz)

2.- $V_{GS} = V_G - V_S = 0 - I_D \times R_S$ → Karga-zuzen estatikoa: $I_D = -V_{GS}/R_S$



18.2 Irudia. *Lan-puntuaren ebazpen grafikoa*

$V_T < 0$ denean bakarrik balio digu, esan bezala.

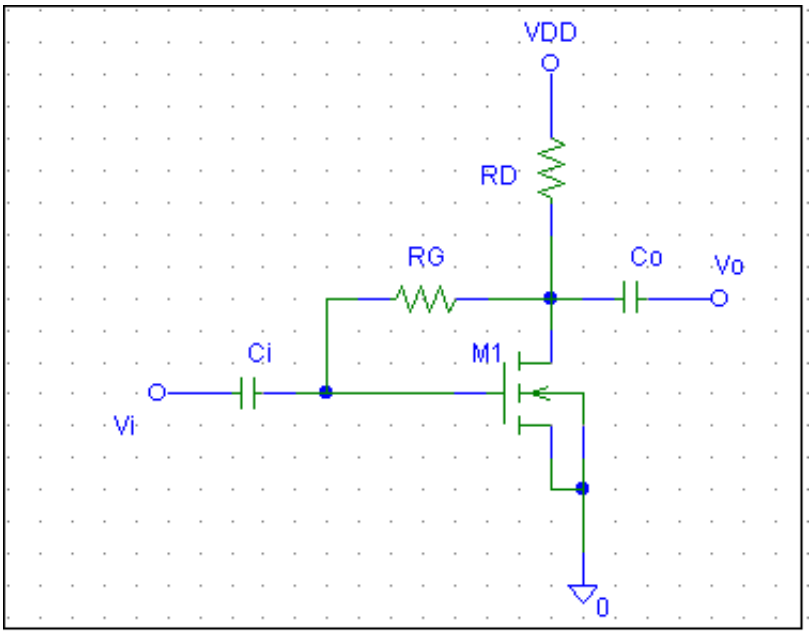
Zirkuitu horrek ez du asetasunean lan egitea ziurtatzen → egiaztatu beharko dugu

($V_{DS} > V_{DSsat}$ = $V_{GS} - V_T$ egiaztatu beharko dugu)

18.2 Ugaltze MOSFETarentzako zirkuitua

Ugaltze MOSFETetarako da baliagarria.

Aurreko zirkuituan, $V_T < 0$ behar genuen, baina, honetan, $V_{GS} > 0$ betetzen da beti eta, beraz, ez da JFETentzat baliagarria; eta urritze MOSFETetarako ere ez ($V_{GD} = 0$).

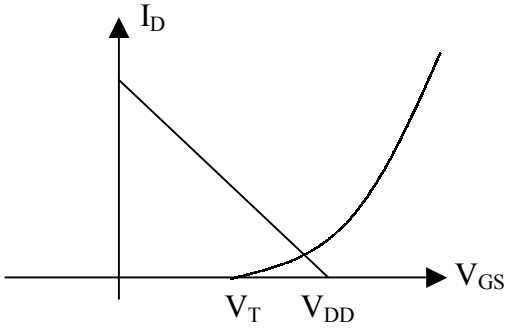


18.3 Irudia. *Metakeztazko MosFetarentzako polarizazio-zirkuitua*

Lan-puntua bilatzeko bi ekuazio/kurba hartzen dira abiapuntutzat:

1.- I_D-V_{GS} ezaugarri bakarra (asetasunean lan egiten dugunaren hipotesia)

2.- $V_{GS} = V_G - 0 = V_{DD} - I_D \times R_D - 0 \rightarrow$ Karga-zuzen estatikoa: $I_D = (V_{DD}-V_{GS})/R_S$



18.4 Irudia. *Lan-puntuaren ebazpen grafikoa*

Zirkuitu horrek asetasunean lan egitea ziurtatzen digu →

$$\mathbf{V_{DS} = V_{GS} - 0 > V_{DSsat} = V_{GS} - V_T = V_{GS} - |V_T|}$$

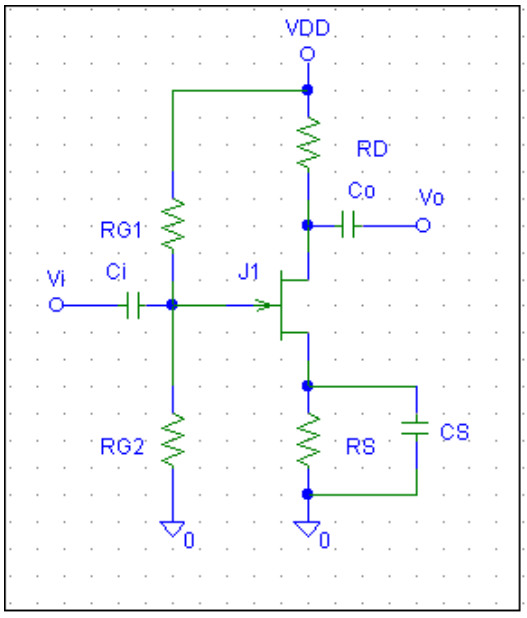
(Beste era batera: $V_{GD} = 0 < V_T$ → draina beti itota dago –JFETetan eta Urritze MOSFetetan beti zabalik)

Baldintza bakarra: $V_{DD} > V_T$ izatea (eta $V_T > 0$, noski).

18.3 Polarizazio-zirkuitu orokorra

FET mota guztietarako balio digu baina ez digu berez bermatzen:

- Ez asetasunean egotea
- Ez eta iturri aldean pasabiderik egotea ere.



18.5 Irudia. *Polarizazio-zirkuitu orokorra*

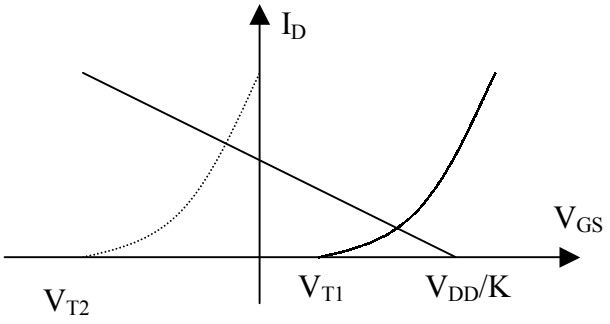
Hortaz, bi baldintza horiek egiaztatu beharko ditugu asetasunean egoteko.

Kurbak:

1.- I_D-V_{GS} ezaugarri bakarra (asetasunean lan egiten dugula onartuta)

2.- $V_{GS} = V_G - V_S = V_{DD} \times R_{G2}/(R_{G1}+R_{G2}) - I_D \times R_S$

→ K Z E: $I_D = [(V_{DD} \times R_{G2}/(R_{G1}+R_{G2})) - V_{GS}] / R_S$



18.6 Irudia. *Lan-puntuaren ebazpen grafikoa V_{T1} ugaltze MOSFETean, V_{T2} JFETean edo urritze MOSFETean (urritze MOSFETetan, V_{T2} V_{GS} positiboetarantz pasa daiteke, JFETetan ez)*

Egiaztatu behar:

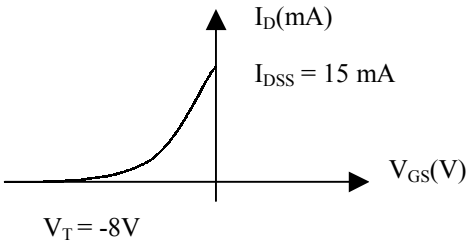
1.-$\mathbf{V_{GS} > V_T}$, (eta $I_D>0$) (grafikoki egitean ez dago problemarik)

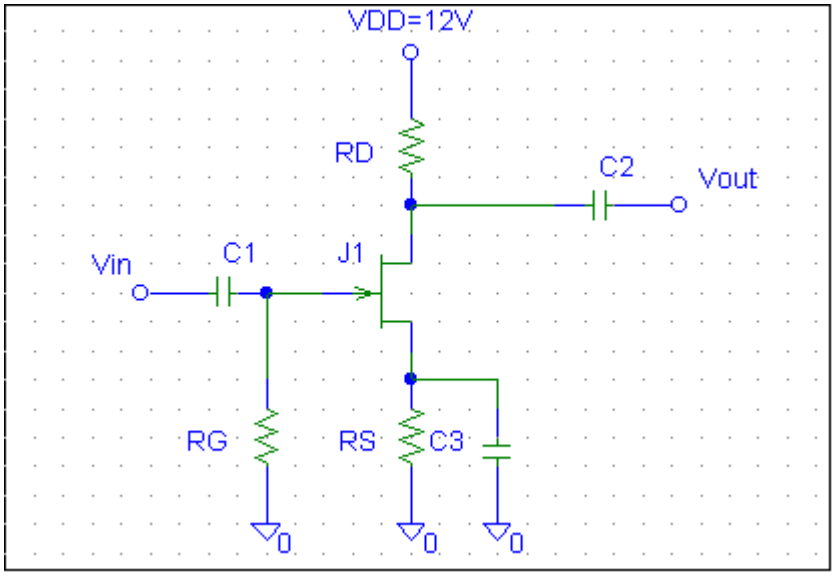
2.-$\mathbf{V_{DS} > V_{DSsat}} = V_{GS} - V_T$

FET TRANSISTOREEI

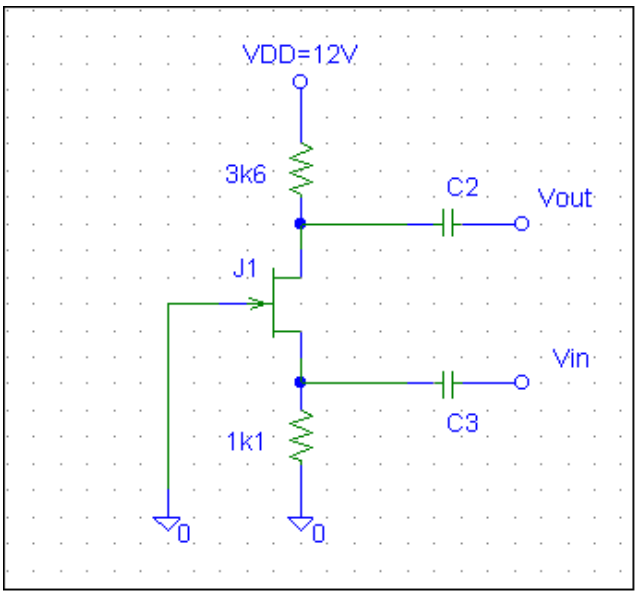
BURUZKO ARIKETAK

1. Irudian agertzen den iturriko terminaletik autopolarizatzen den zirkuituan $I_D = I_{DSS}/2$ eta $V_D = 9$ V izatea nahi dugu. Kalkulatu horretarako behar diren R_D, R_S eta R_G. DATUA: $I_{Dsat} = I_{Dsat}(V_{GS})$ ezaugarria.



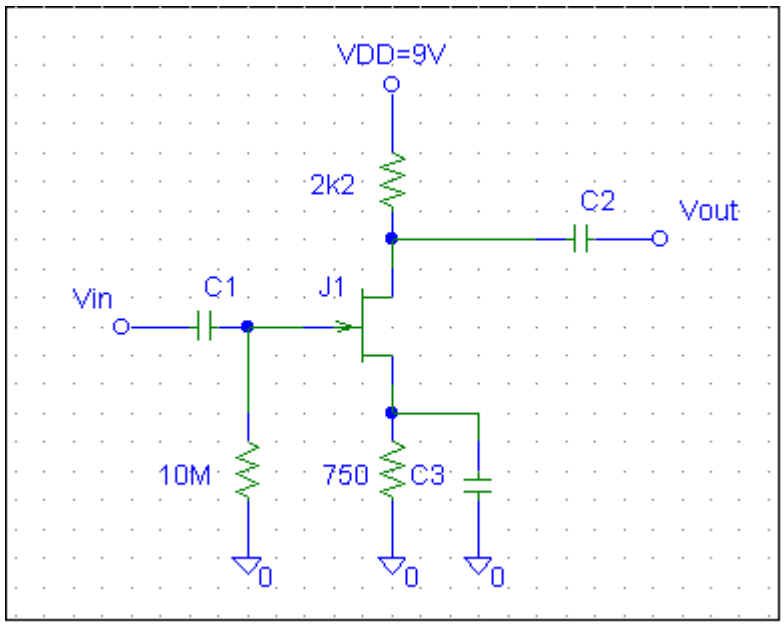


2. Beheko ate komuneko eskeman, kalkulatu tentsio-irabazia eta sarrera eta irteerako inpedantziak (Δ_v, Z_{in}, Z_{out}).

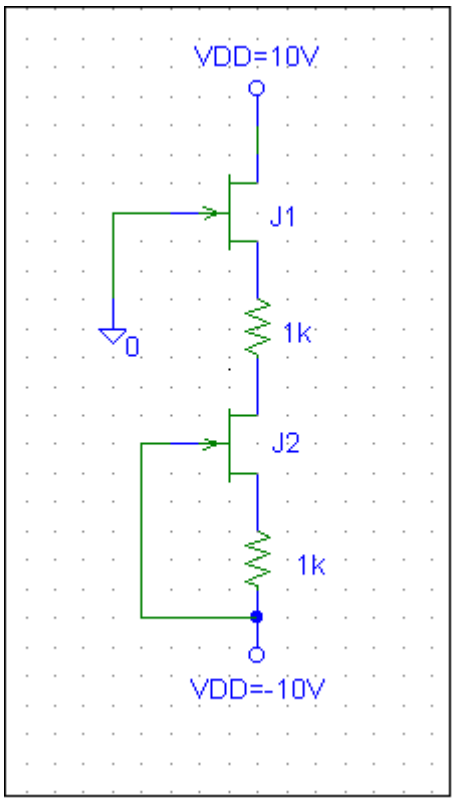


DATUAK: $I_{DSS} = 10$ mA; $V_T = -4$ V; ($y_{os} = 0$ µS = 0 1/Ω)

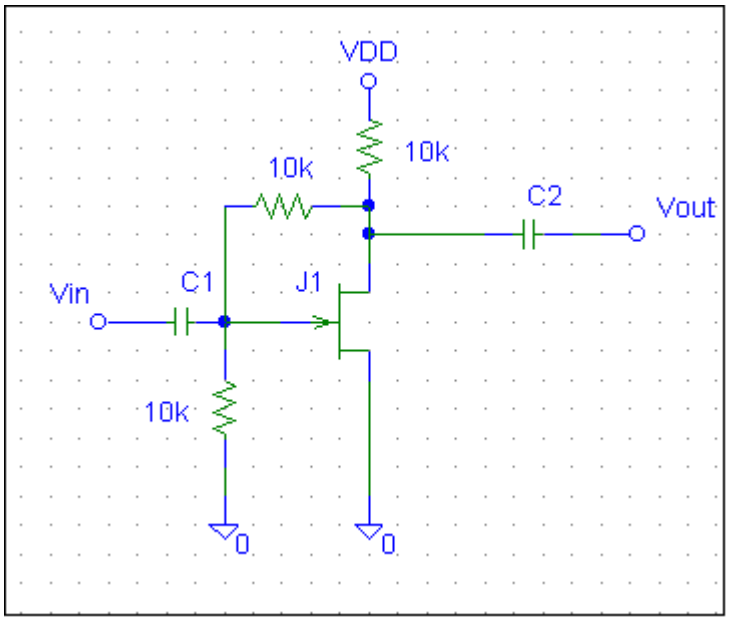
3. Kalkulatu zirkuituko polarizazio-puntua eta tentsio-irabazia.
   DATUAK: I_{DSS} = 8 mA; V_T = -4 V; (y_{os} = 40 µS). Eta V_{DD} = 20 V bada?



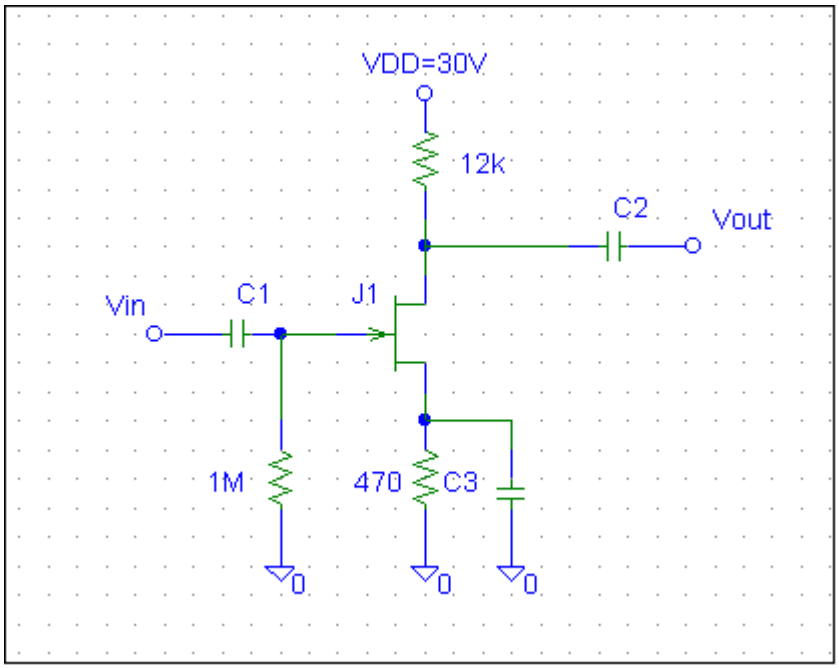
4. Irudiko zirkuituan, kalkulatu V_{DS2} eta I_{D2} balioak.
   JFETAREN DATUAK: I_{DSS} = 5 mA; V_{PO} = 2 V.



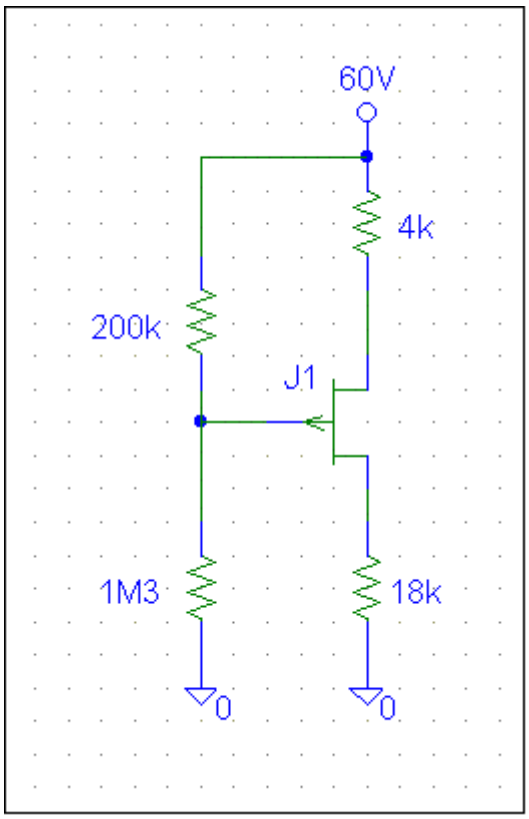
5. Irudiko zirkuituan, kalkulatu tentsio-irabazia eta sarrerako inpedantzia (A_v, Z_{in}). ($g_m = 2\ m\Omega^{-1} = 2\ (k\Omega)^{-1}$).



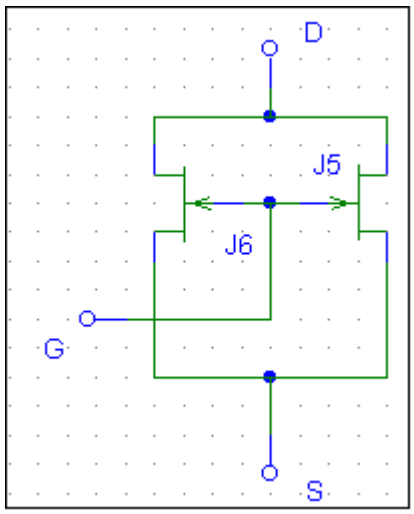
6. Irudiko anplifikadoreak ondorengo parametroak ditu: $R_D = 12\ k\Omega$; $R_G = 1\ M\Omega$; $R_S = 470\ \Omega$; $V_{DD} = 30$ V; $I_{DSS} = 3$ mA; $|Vp| = 2.4$ V; $r_d >> R_d$.
   Kalkulatu:
   a) Lan-puntua.
   b) Seinale txikiko tentsio-irabazia.



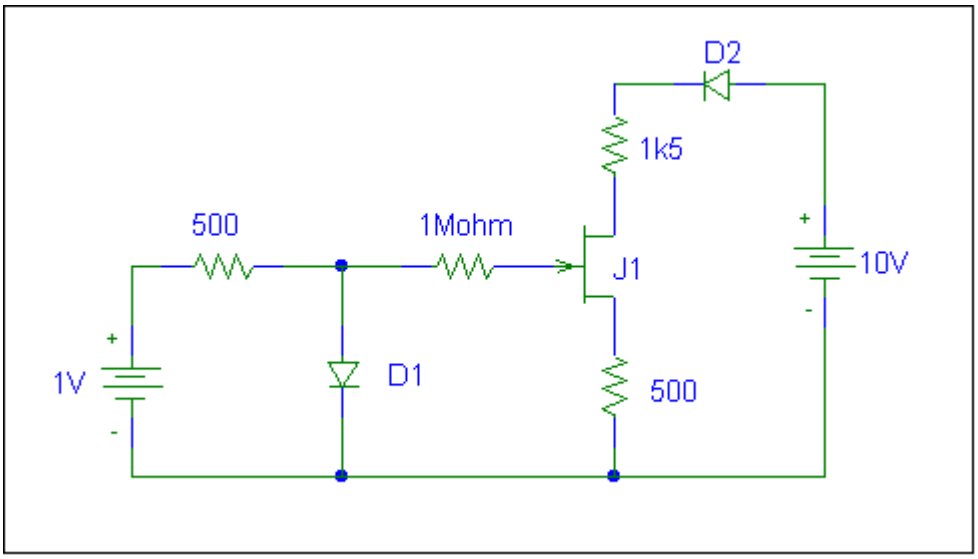
7. Irudiko p pasabideko JFETaren parametroak, honako hauek dira:
   $|I_{DSS}| = 4$ mA; $V_T = 4$ V;
   Kalkulatu haren polarizazio puntua.

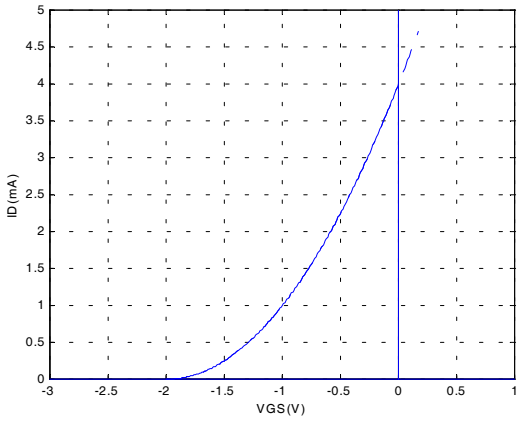


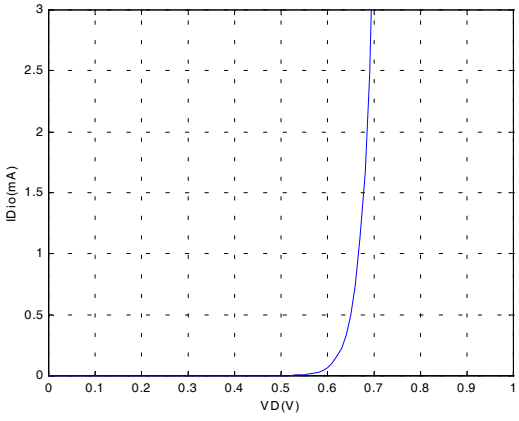
8. Irudiko bi FETen baliokidea den FET bakarraren parametroak kalkulatu. (Irudiko Fetak berdin-berdinak dira: I_{DSS}, V_p)



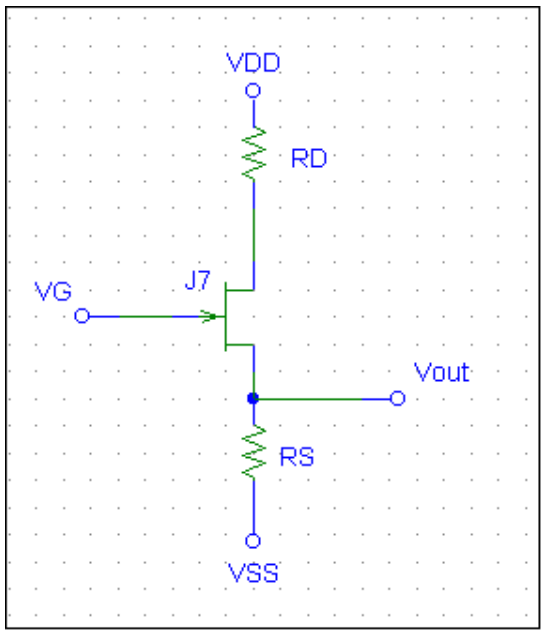
9. Zirkuituan, bi diodoak berdin berdinak dira eta beren ezaugarriak eta FETarenak beheko irudikoak dira. Kalkulatu:
    a) I_{DSS} korrontea
    b) Itotze tentsioa
    c) D_1 diodoaren bornetako tentsioa
    d) I_D
    e) V_{DS}







10. Irudiko FETaren ezaugarriak: I_{DSS} = 5 mA eta V_{PO} = 3 V. R_D = 3 kΩ, R_S = 8 kΩ, V_{DD} = 15 V, V_{SS} = -8 V. Kalkulatu V_{GS} eta V_0, beheko egoeretan:
    a) V_G = 0 V
    b) V_G = 10 V
    c) Zein kasutan dira handiagoak JFETaren eskualde lineal eta graduala?

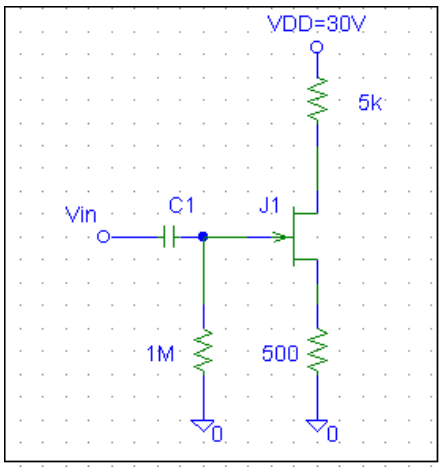


11. Irudiko FETaren korronteak honako ekuazio honi jarraitzen dio:

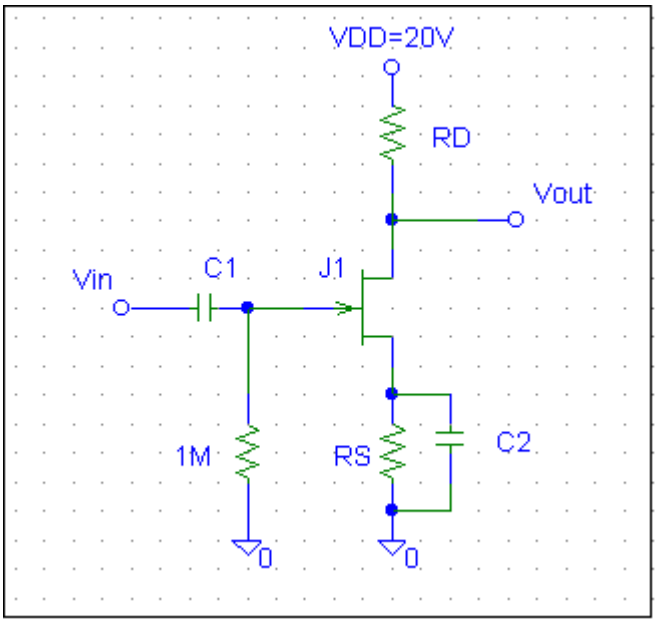
$$I_D = 16 \cdot \left(1 + \frac{V_{GS}}{4volt}\right)^2 \quad \text{mA}$$

a) Kalkulatu lan-puntua

b) Frogatu $g_m = \frac{2}{V_p}\sqrt{I_D \cdot I_{DSS}}$ betetzen dela, eta kalkulatu haren balioa



12. I_{DSS} = 8 mA, V_{PO} = 5 V. Lan-puntua: Q (I_D = 2 mA, V_{DS} = 8 V). Kalkulatu:
    a) R_D eta R_S.
    b) Tentsio-irabazia.
    c) Beste FET bat (I_{DSS} = 9 mA eta V_{PO} = 4 V) jartzean lortzen den lan-puntu berria.



Eremu efektuko transistoreei buruzko ariketak